



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **09318972 A**(43) Date of publication of application: **12 . 12 . 97**

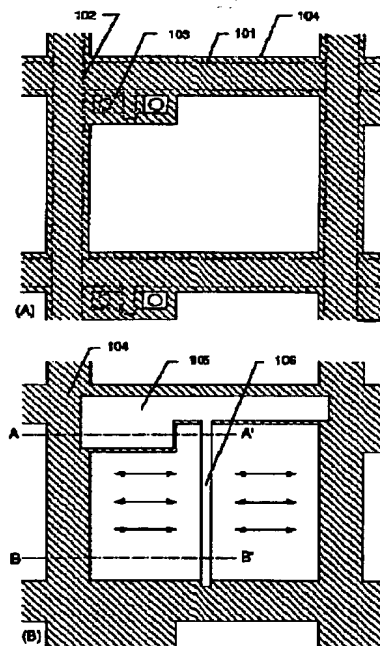
(51) Int. Cl.

G02F 1/136**G02F 1/1335**(21) Application number: **08113166**(22) Date of filing: **09 . 04 . 96**(30) Priority: **05 . 03 . 96 JP 08 78346**
26 . 03 . 96 JP 08 96318(71) Applicant: **SEMICONDUCTOR ENERGY LAB
CO LTD**(72) Inventor: **HIRAKATA YOSHIHARU**
NISHI TAKESHI
YAMAZAKI SHUNPEI
FUKUNAGA KENJI**(54) LIQUID CRYSTAL DISPLAY DEVICE AND ITS
MANUFACTURE****(57) Abstract:**

PROBLEM TO BE SOLVED: To provide an active matrix type liquid crystal display device whose numerical aperture is high.

SOLUTION: This device displays a picture by controlling a liquid crystal layer by a horizontal electric field which is in parallel with a substrate, and the horizontal electric field is formed of a black matrix 104 and a picture element electrode 106. That is, a common electrode and the black matrix conventionally separately provided are made to be in common. Holding capacitance is formed at an area where the matrix 104 and a picture element line 105 are superposed through a third insulating film between layers. Since the holding capacitance utilizes all areas where the matrix 104 covers a thin film transistor, sufficient capacitance can be secured even in the case electrode width and wire width are made fine.

COPYRIGHT: (C)1997,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-318972

(43) 公開日 平成9年(1997)12月12日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/136	5 0 0		G 0 2 F 1/136	5 0 0
1/1335	5 0 0		1/1335	5 0 0

審査請求 未請求 請求項の数43 F D (全 23 頁)

(21) 出願番号 特願平8-113166

(22) 出願日 平成8年(1996)4月9日

(31) 優先権主張番号 特願平8-78346

(32) 優先日 平8(1996)3月5日

(33) 優先権主張国 日本 (J P)

(31) 優先権主張番号 特願平8-96318

(32) 優先日 平8(1996)3月26日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷398番地

(72) 発明者 平形 吉晴

神奈川県厚木市長谷398番地 株式会社半

導体エネルギー研究所内

(72) 発明者 西 毅

神奈川県厚木市長谷398番地 株式会社半

導体エネルギー研究所内

(72) 発明者 山崎 舜平

神奈川県厚木市長谷398番地 株式会社半

導体エネルギー研究所内

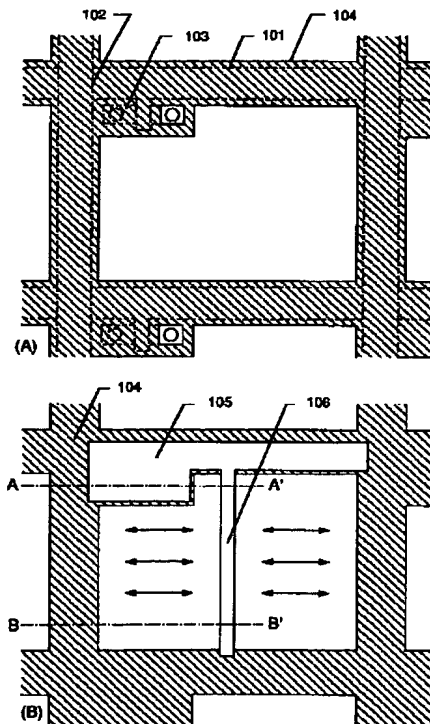
最終頁に続く

(54) 【発明の名称】 液晶表示装置およびその作製方法

(57) 【要約】

【目的】 開口率の高いアクティブマトリクス型液晶表示装置を提供する。

【構成】 基板に対して平行な横方向電界により液晶層を制御して画像表示を行う液晶表示装置において、横方向電界をブラックマトリクス104および画素電極106でもって形成する。即ち、従来別々に設けられていたコモン電極とブラックマトリクスとを共通化する。そして、ブラックマトリクス104と画素線105とが第3の層間絶縁膜を介して重畳する領域において保持容量を形成する構成をとる。この保持容量はブラックマトリクス104の薄膜トランジスタを覆う領域を全て活用するので、電極幅や配線幅の微細化は進められた場合においても十分な容量を確保することができる。



【特許請求の範囲】

【請求項1】導電性を有する材料でなる画素電極および
コモン電極を少なくとも有する基板と、
前記基板上に保持された液晶層と、
を少なくとも有し、

前記液晶層は前記画素電極と前記コモン電極との間に形成される基板に対して平行な方向を含む電界によって駆動され、
前記コモン電極はブラックマトリクスであることを特徴とする液晶表示装置。

【請求項2】有機性樹脂材料または無機性材料でなる第2の層間絶縁膜と、
前記第2の層間絶縁膜上に形成された画素線、該画素線から延在する画素電極、第3の層間絶縁膜およびコモン電極と、
を少なくとも有する基板と、
前記基板上に保持された液晶層と、
を有し、

前記画素電極と前記コモン電極との間に形成される基板に対して平行な方向を含む電界によって前記液晶層を駆動する液晶表示装置であって、
前記コモン電極はブラックマトリクスであり、
前記第2の層間絶縁膜上において前記画素線と前記ブラックマトリクスとを少なくともその一部において第3の層間絶縁膜を介して互いに重畳させ、
その重畳領域をもって保持容量を形成することを特徴とする液晶表示装置。

【請求項3】有機性樹脂材料または無機性材料でなる第2の層間絶縁膜と、
前記第2の層間絶縁膜上に形成された画素線、該画素線から延在する画素電極、第3の層間絶縁膜、コモン電極および容量形成用電極と、
を少なくとも有する基板と、
前記基板上に保持された液晶層と、
を有し、
前記画素電極と前記コモン電極との間に形成される基板に対して平行な方向を含む電界によって前記液晶層を駆動する液晶表示装置であって、
前記コモン電極はブラックマトリクスであり、
前記第2の層間絶縁膜上において前記画素線と前記容量形成用電極とを少なくともその一部において第3の層間絶縁膜を介して互いに重畳させ、
その重畳領域をもって保持容量を形成することを特徴とする液晶表示装置。

【請求項4】導電性を有する材料でなる画素電極およびコモン電極を少なくとも有する第1の基板と、
前記第1の基板と対向する第2の基板と、
前記第1の基板と前記第2の基板との間に挟持された液晶層と、
を有し、

前記液晶層は前記画素電極と前記コモン電極との間に形成される基板に対して平行な方向を含む電界によって駆動され、

前記コモン電極はブラックマトリクスであることを特徴とする液晶表示装置。

【請求項5】有機性樹脂材料または無機性材料でなる第2の層間絶縁膜と、

前記第2の層間絶縁膜上に形成された画素線、該画素線から延在する画素電極、第3の層間絶縁膜およびコモン電極と、

を少なくとも有する第1の基板と、

前記第1の基板と対向する第2の基板と、

前記第1の基板と前記第2の基板との間に挟持された液晶層と、

を有し、

前記画素電極と前記コモン電極との間に形成される基板に対して平行な方向を含む電界によって前記液晶層を駆動する液晶表示装置であって、

前記コモン電極はブラックマトリクスであり、

前記第2の層間絶縁膜上において前記画素線と前記ブラックマトリクスとを少なくともその一部において第3の層間絶縁膜を介して互いに重畳させ、

その重畳領域をもって保持容量を形成することを特徴とする液晶表示装置。

【請求項6】有機性樹脂材料または無機性材料でなる第2の層間絶縁膜と、

前記第2の層間絶縁膜上に形成された画素線、該画素線から延在する画素電極、第3の層間絶縁膜、コモン電極および容量形成用電極と、

を少なくとも有する第1の基板と、

前記第1の基板と対向する第2の基板と、

前記第1の基板と前記第2の基板との間に挟持された液晶層と、

を有し、

前記画素電極と前記コモン電極との間に形成される基板に対して平行な方向を含む電界によって前記液晶層を駆動する液晶表示装置であって、

前記コモン電極はブラックマトリクスであり、

前記第2の層間絶縁膜上において前記画素線と前記容量形成用電極とを少なくともその一部において第3の層間絶縁膜を介して互いに重畳させ、

その重畳領域をもって保持容量を形成することを特徴とする液晶表示装置。

【請求項7】請求項1乃至請求項6において、画素電極の電極幅は0.1 ~ 2 μm であることを特徴とする液晶表示装置。

【請求項8】請求項1乃至請求項6において、第3の層間絶縁膜は有機性樹脂材料および/または無機性材料でなり、

前記第3の層間絶縁膜の比誘電率は前記第2の層間絶縁

膜の比誘電率よりも大きいことを特徴とする液晶表示装置。

【請求項 9】請求項 1 乃至請求項 6 において、第 3 の層間絶縁膜は AlN 、 AlN_xO_y 、 Si_3N_4 、 SiO_xN_y で示される絶縁膜から選ばれた一種または複数種が用いられることを特徴とする液晶表示装置。

【請求項 10】請求項 1 乃至請求項 6 において、第 2 の層間絶縁膜の膜厚は $0.1 \sim 5.0 \mu m$ であり、第 3 の層間絶縁膜の膜厚は $0.01 \sim 1.0 \mu m$ であることを特徴とする液晶表示装置。

【請求項 11】請求項 1 乃至請求項 6 において、薄膜トランジスタの活性層を構成する半導体層は、ベース領域と浮島領域とに分離形成されていることを特徴とする液晶表示装置。

【請求項 12】請求項 2 または請求項 3 または請求項 5 または請求項 6 において、第 2 の層間絶縁膜は平坦化膜として機能することを特徴とする液晶表示装置。

【請求項 13】同一基板上にマトリクス状に配列されたゲイト線およびデータ線と、
前記ゲイト線と前記データ線との交差部に形成された薄膜トランジスタと、
前記薄膜トランジスタに接続された画素線および該画素線から延在した画素電極と、
少なくともその一部が前記画素電極と対向して形成されたコモン電極と、
を有してなるアクティブマトリクス基板と、
前記アクティブマトリクス基板上に保持された液晶層と、
を有し、
前記液晶層は前記画素電極と前記コモン電極との間に形成される基板に対して平行な方向を含む電界によって駆動され、
前記コモン電極はブラックマトリクスであることを特徴とする液晶表示装置。

【請求項 14】同一基板上にマトリクス状に配列されたゲイト線およびデータ線と、
前記ゲイト線と前記データ線との交差部に形成された薄膜トランジスタと、
前記薄膜トランジスタの上方に成膜された第 2 の層間絶縁膜および第 3 の層間絶縁膜と、
前記薄膜トランジスタに接続された画素線および該画素線から延在した画素電極と、
少なくともその一部が前記画素電極と対向して形成されたコモン電極と、
を有してなるアクティブマトリクス基板と、
前記アクティブマトリクス基板上に保持された液晶層と、
を有し、
前記画素電極と前記コモン電極との間に形成される基板に対して平行な方向を含む電界によって前記液晶層を駆

動する液晶表示装置であって、

前記コモン電極はブラックマトリクスであり、
前記第 2 の層間絶縁膜上において前記画素線と前記ブラックマトリクスとを少なくともその一部において前記第 3 の層間絶縁膜を介して互いに重畳させ、
その重畳領域をもって保持容量を形成することを特徴とする液晶表示装置。

【請求項 15】同一基板上にマトリクス状に配列されたゲイト線およびデータ線と、

10 前記ゲイト線と前記データ線との交差部に形成された薄膜トランジスタと、
前記薄膜トランジスタの上方に成膜された第 2 の層間絶縁膜および第 3 の層間絶縁膜と、
前記薄膜トランジスタに接続された画素線および該画素線から延在した画素電極と、
少なくともその一部が前記画素電極と対向して形成されたコモン電極と、
前記画素線および該画素線から延在した画素電極と異なる層に形成された容量形成用電極と、
20 を有してなるアクティブマトリクス基板と、
前記アクティブマトリクス基板上に保持された液晶層と、
を有し、
前記画素電極と前記コモン電極との間に形成される基板に対して平行な方向を含む電界によって前記液晶層を駆動する液晶表示装置であって、
前記コモン電極はブラックマトリクスであり、
前記第 2 の層間絶縁膜上において前記画素線と前記容量形成用電極とを少なくともその一部において前記第 3 の層間絶縁膜を介して互いに重畳させ、
30 その重畳領域をもって保持容量を形成することを特徴とする液晶表示装置。

【請求項 16】同一基板上にマトリクス状に配列されたゲイト線およびデータ線と、
前記ゲイト線と前記データ線との交差部に形成された結晶性珪素膜でなる活性層を有する薄膜トランジスタと、
前記薄膜トランジスタに接続された画素線および該画素線から延在した画素電極と、

40 少なくともその一部が前記画素電極と対向して形成されたコモン電極と、
を有してなるアクティブマトリクス基板と、
前記アクティブマトリクス基板上に保持された液晶層と、
を有し、
前記液晶層は前記画素電極と前記コモン電極との間に形成される基板に対して平行な方向を含む電界によって駆動され、
前記コモン電極はブラックマトリクスであることを特徴とする液晶表示装置。

50 【請求項 17】同一基板上にマトリクス状に配列された

ゲイト線およびデータ線と、
 前記ゲイト線と前記データ線との交差部に形成された結晶性珪素膜でなる活性層を有する薄膜トランジスタと、
 前記薄膜トランジスタの上方に成膜された第2の層間絶縁膜および第3の層間絶縁膜と、
 前記薄膜トランジスタに接続された画素線および該画素線から延在した画素電極と、
 少なくともその一部が前記画素電極と対向して形成されたコモン電極と、
 を有してなるアクティブマトリクス基板と、
 前記アクティブマトリクス基板上に保持された液晶層と、
 を有し、
 前記画素電極と前記コモン電極との間に形成される基板に対して平行な方向を含む電界によって前記液晶層を駆動する液晶表示装置であって、
 前記コモン電極はブラックマトリクスであり、
 前記第2の層間絶縁膜上において前記画素線と前記ブラックマトリクスとを少なくともその一部において前記第3の層間絶縁膜を介して互いに重畳させ、
 その重畳領域をもって保持容量を形成することを特徴とする液晶表示装置。

【請求項18】同一基板上にマトリクス状に配列されたゲイト線およびデータ線と、
 前記ゲイト線と前記データ線との交差部に形成された結晶性珪素膜でなる活性層を有する薄膜トランジスタと、
 前記薄膜トランジスタの上方に成膜された第2の層間絶縁膜および第3の層間絶縁膜と、
 前記薄膜トランジスタに接続された画素線および該画素線から延在した画素電極と、
 少なくともその一部が前記画素電極と対向して形成されたコモン電極と、
 前記画素線および該画素線から延在した画素電極と異なる層に形成された容量形成用電極と、
 を有してなるアクティブマトリクス基板と、
 前記アクティブマトリクス基板上に保持された液晶層と、
 を有し、
 前記画素電極と前記コモン電極との間に形成される基板に対して平行な方向を含む電界によって前記液晶層を駆動する液晶表示装置であって、
 前記コモン電極はブラックマトリクスであり、
 前記第2の層間絶縁膜上において前記画素線と前記容量形成用電極とを少なくともその一部において前記第3の層間絶縁膜を介して互いに重畳させ、
 その重畳領域をもって保持容量を形成することを特徴とする液晶表示装置。

【請求項19】同一基板上にマトリクス状に配列されたゲイト線およびデータ線と、
 前記ゲイト線と前記データ線との交差部に形成された薄

膜トランジスタと、
 前記薄膜トランジスタに接続された画素線および該画素線から延在した画素電極と、
 少なくともその一部が前記画素電極と対向して形成されたコモン電極と、
 を有してなるアクティブマトリクス基板と、
 前記アクティブマトリクス基板と対向する対向基板と、
 前記アクティブマトリクス基板と前記対向基板との間に挟持された液晶層と、

10 を有し、
 前記液晶層は前記画素電極と前記コモン電極との間に形成される基板に対して平行な方向を含む電界によって駆動され、
 前記コモン電極はブラックマトリクスであることを特徴とする液晶表示装置。

【請求項20】同一基板上にマトリクス状に配列されたゲイト線およびデータ線と、
 前記ゲイト線と前記データ線との交差部に形成された薄膜トランジスタと、
 20 前記薄膜トランジスタの上方に成膜された第2の層間絶縁膜および第3の層間絶縁膜と、
 前記薄膜トランジスタに接続された画素線および該画素線から延在した画素電極と、
 少なくともその一部が前記画素電極と対向して形成されたコモン電極と、
 を有してなるアクティブマトリクス基板と、
 前記アクティブマトリクス基板と対向する対向基板と、
 前記アクティブマトリクス基板と前記対向基板との間に挟持された液晶層と、

30 を有し、
 前記画素電極と前記コモン電極との間に形成される基板に対して平行な方向を含む電界によって前記液晶層を駆動する液晶表示装置であって、
 前記コモン電極はブラックマトリクスであり、
 前記第2の層間絶縁膜上において前記画素線と前記ブラックマトリクスとを少なくともその一部において前記第3の層間絶縁膜を介して互いに重畳させ、
 その重畳領域をもって保持容量を形成することを特徴とする液晶表示装置。

40 【請求項21】同一基板上にマトリクス状に配列されたゲイト線およびデータ線と、
 前記ゲイト線と前記データ線との交差部に形成された薄膜トランジスタと、
 前記薄膜トランジスタの上方に成膜された第2の層間絶縁膜および第3の層間絶縁膜と、
 前記薄膜トランジスタに接続された画素線および該画素線から延在した画素電極と、
 少なくともその一部が前記画素電極と対向して形成されたコモン電極と、
 50 前記画素線および該画素線から延在した画素電極と異な

る層に形成された容量形成用電極と、
 を有してなるアクティブマトリクス基板と、
 前記アクティブマトリクス基板と対向する対向基板と、
 前記アクティブマトリクス基板と前記対向基板との間に挟持された液晶層と、
 を有し、
 前記画素電極と前記コモン電極との間に形成される基板に対して平行な方向を含む電界によって前記液晶層を駆動する液晶表示装置であって、
 前記コモン電極はブラックマトリクスであり、
 前記第2の層間絶縁膜上において前記画素線と前記容量形成用電極とを少なくともその一部において前記第3の層間絶縁膜を介して互いに重畳させ、
 その重畳領域をもって保持容量を形成することを特徴とする液晶表示装置。

【請求項22】同一基板上にマトリクス状に配列されたゲイト線およびデータ線と、
 前記ゲイト線と前記データ線との交差部に形成された結晶性珪素膜でなる活性層を有する薄膜トランジスタと、
 前記薄膜トランジスタに接続された画素線および該画素線から延在した画素電極と、
 少なくともその一部が前記画素電極と対向して形成されたコモン電極と、
 を有してなるアクティブマトリクス基板と、
 前記アクティブマトリクス基板と対向する対向基板と、
 前記アクティブマトリクス基板と前記対向基板との間に挟持された液晶層と、
 を有し、
 前記液晶層は前記画素電極と前記コモン電極との間に形成される基板に対して平行な方向を含む電界によって駆動され、
 前記コモン電極はブラックマトリクスであることを特徴とする液晶表示装置。

【請求項23】同一基板上にマトリクス状に配列されたゲイト線およびデータ線と、
 前記ゲイト線と前記データ線との交差部に形成された結晶性珪素膜でなる活性層を有する薄膜トランジスタと、
 前記薄膜トランジスタの上方に成膜された第2の層間絶縁膜および第3の層間絶縁膜と、
 前記薄膜トランジスタに接続された画素線および該画素線から延在した画素電極と、
 少なくともその一部が前記画素電極と対向して形成されたコモン電極と、
 を有してなるアクティブマトリクス基板と、
 前記アクティブマトリクス基板と対向する対向基板と、
 前記アクティブマトリクス基板と前記対向基板との間に挟持された液晶層と、
 を有し、
 前記画素電極と前記コモン電極との間に形成される基板に対して平行な方向を含む電界によって前記液晶層を駆

動する液晶表示装置であって、
 前記コモン電極はブラックマトリクスであり、
 前記第2の層間絶縁膜上において前記画素線と前記ブラックマトリクスとを少なくともその一部において前記第3の層間絶縁膜を介して互いに重畳させ、
 その重畳領域をもって保持容量を形成することを特徴とする液晶表示装置。

【請求項24】同一基板上にマトリクス状に配列されたゲイト線およびデータ線と、
 前記ゲイト線と前記データ線との交差部に形成された結晶性珪素膜でなる活性層を有する薄膜トランジスタと、
 前記薄膜トランジスタの上方に成膜された第2の層間絶縁膜および第3の層間絶縁膜と、
 前記薄膜トランジスタに接続された画素線および該画素線から延在した画素電極と、
 少なくともその一部が前記画素電極と対向して形成されたコモン電極と、
 前記画素線および該画素線から延在した画素電極と異なる層に形成された容量形成用電極と、
 を有してなるアクティブマトリクス基板と、
 前記アクティブマトリクス基板と対向する対向基板と、
 前記アクティブマトリクス基板と前記対向基板との間に挟持された液晶層と、
 を有し、
 前記画素電極と前記コモン電極との間に形成される基板に対して平行な方向を含む電界によって前記液晶層を駆動する液晶表示装置であって、
 前記コモン電極はブラックマトリクスであり、
 前記第2の層間絶縁膜上において前記画素線と前記容量形成用電極とを少なくともその一部において前記第3の層間絶縁膜を介して互いに重畳させ、
 その重畳領域をもって保持容量を形成することを特徴とする液晶表示装置。

【請求項25】請求項13乃至請求項24において、画素電極の電極幅は $0.1 \sim 2 \mu\text{m}$ であることを特徴とする液晶表示装置。

【請求項26】請求項13乃至請求項24において、ブラックマトリクスはゲイト線、データ線および他の配線に対してグランドプレーンとして機能することを特徴とする液晶表示装置。

【請求項27】請求項13乃至請求項24において、薄膜トランジスタの活性層を構成する半導体層は、ベース領域と浮島領域とに分離形成されていることを特徴とする液晶表示装置。

【請求項28】請求項16乃至請求項18または請求項22乃至請求項24において、結晶性珪素膜を活性層とする薄膜トランジスタの電界効果移動度はNチャネル型の場合は $20 \text{ cm}^2/\text{Vs}$ 以上、Pチャネル型の場合は $10 \text{ cm}^2/\text{Vs}$ 以上であることを特徴とする液晶表示装置。

【請求項29】請求項14または請求項15または請求

項17または請求項18または請求項20または請求項21または請求項23または請求項24において、第2の層間絶縁膜は0.1～5.0 μmの膜厚の有機性樹脂材料および/または無機性材料でなり、

前記第3の層間絶縁膜は0.01～1.0 μmの膜厚の有機性樹脂材料および/または無機性材料でなり、

前記第3の層間絶縁膜の比誘電率は前記第2の層間絶縁膜の比誘電率よりも大きいことを特徴とする液晶表示装置。

【請求項30】請求項14または請求項15または請求項17または請求項18または請求項20または請求項21または請求項23または請求項24において、第3の層間絶縁膜はAlN、AlN_xO_y、Si₃N₄、SiO_xN_yで示される絶縁膜から選ばれた一種または複数種が用いられることを特徴とする液晶表示装置。

【請求項31】請求項14または請求項15または請求項17または請求項18または請求項20または請求項21または請求項23または請求項24において、第2の層間絶縁膜は平坦化膜して機能することを特徴とする液晶表示装置。

【請求項32】同一基板上にマトリクス状に配列されたゲイト線およびデータ線と、

前記ゲイト線と前記データ線との交差部に形成された結晶性珪素膜でなる活性層を有する薄膜トランジスタと、前記薄膜トランジスタの上方に成膜された第2の層間絶縁膜と、

前記薄膜トランジスタに接続された画素線および該画素線から延在した画素電極と、

少なくともその一部が前記画素電極と対向して形成されたコモン電極と、

を有してなるアクティブマトリクス基板と、

前記アクティブマトリクス基板上に保持された液晶層と、

を有し、

前記画素電極と前記コモン電極との間に形成される基板に対して平行な方向を含む電界によって前記液晶層を駆動する液晶表示装置を作製するにあたって、

前記ゲイト線を覆う第1の層間絶縁膜およびデータ線を覆って有機性樹脂材料および/または無機性材料でなる第2の層間絶縁膜を成膜する工程と、

前記第2の層間絶縁膜上にブラックマトリクスを形成する工程と、

前記ブラックマトリクスを覆って第3の層間絶縁膜を成膜する工程と、

前記第2および第3の層間絶縁膜にコンタクトホールを形成する工程と、

前記第3の層間絶縁膜上に画素線および該画素線から延在する画素電極を形成する工程と、

を少なくとも有し、

前記第2の層間絶縁膜上に前記画素線と前記ブラ

ックマトリクスとを少なくともその一部において第3の層間絶縁膜を介して互いに重畳させ、

その重畳領域において保持容量を形成せしめることを特徴とする液晶表示装置の作製方法。

【請求項33】同一基板上にマトリクス状に配列されたゲイト線およびデータ線と、

前記ゲイト線と前記データ線との交差部に形成された結晶性珪素膜でなる活性層を有する薄膜トランジスタと、前記薄膜トランジスタの上方に成膜された第2の層間絶縁膜と、

前記薄膜トランジスタに接続された画素線および該画素線から延在した画素電極と、

少なくともその一部が前記画素電極と対向して形成されたコモン電極と、

を有してなるアクティブマトリクス基板と、

前記アクティブマトリクス基板上に保持された液晶層と、

を有し、

前記画素電極と前記コモン電極との間に形成される基板に対して平行な方向を含む電界によって前記液晶層を駆動する液晶表示装置を作製するにあたって、

前記ゲイト線を覆う第1の層間絶縁膜およびデータ線を覆って有機性樹脂材料および/または無機性材料でなる第2の層間絶縁膜を成膜する工程と、

前記第2の層間絶縁膜にコンタクトホールを形成する工程と、

前記第2の層間絶縁膜上に画素線および該画素線から延在する画素電極を形成する工程と、

前記画素線および該画素線から延在する画素電極を覆って第3の層間絶縁膜を成膜する工程と、

前記第3の層間絶縁膜上にブラックマトリクスを形成する工程と、

を少なくとも有し、

前記第2の層間絶縁膜上に前記画素線と前記ブラックマトリクスとを少なくともその一部において第3の層間絶縁膜を介して互いに重畳させ、

その重畳領域において保持容量を形成せしめることを特徴とする液晶表示装置の作製方法。

【請求項34】同一基板上にマトリクス状に配列されたゲイト線およびデータ線と、

前記ゲイト線と前記データ線との交差部に形成された結晶性珪素膜でなる活性層を有する薄膜トランジスタと、前記薄膜トランジスタの上方に成膜された第2の層間絶縁膜と、

前記薄膜トランジスタに接続された画素線および該画素線から延在した画素電極と、

少なくともその一部が前記画素電極と対向して形成されたコモン電極と、

を有してなるアクティブマトリクス基板と、

前記アクティブマトリクス基板と対向する対向基板と、

前記アクティブマトリクス基板と前記対向基板との間に挟持された液晶層と、
 を有し、
 前記画素電極と前記共通電極との間に形成される基板に対して平行な方向を含む電界によって前記液晶層を駆動する液晶表示装置を作製するにあたって、
 前記ゲイト線を覆う第1の層間絶縁膜およびデータ線を覆って有機性樹脂材料および／または無機性材料でなる第2の層間絶縁膜を成膜する工程と、
 前記第2の層間絶縁膜上にブラックマトリクスを形成する工程と、
 前記ブラックマトリクスを覆って第3の層間絶縁膜を成膜する工程と、
 前記第2および第3の層間絶縁膜にコンタクトホールを形成する工程と、
 前記第3の層間絶縁膜上に画素線および該画素線から延在する画素電極を形成する工程と、
 を少なくとも有し、
 前記第2の層間絶縁膜上において前記画素線と前記ブラックマトリクスとを少なくともその一部において第3の層間絶縁膜を介して互いに重畳させ、
 その重畳領域において保持容量を形成せしめることを特徴とする液晶表示装置の作製方法。
 【請求項35】同一基板上にマトリクス状に配列されたゲイト線およびデータ線と、
 前記ゲイト線と前記データ線との交差部に形成された結晶性珪素膜でなる活性層を有する薄膜トランジスタと、
 前記薄膜トランジスタの上方に成膜された第2の層間絶縁膜と、
 前記薄膜トランジスタに接続された画素線および該画素線から延在した画素電極と、
 少なくともその一部が前記画素電極と対向して形成された共通電極と、
 を有してなるアクティブマトリクス基板と、
 前記アクティブマトリクス基板と対向する対向基板と、
 前記アクティブマトリクス基板と前記対向基板との間に挟持された液晶層と、
 を有し、
 前記画素電極と前記共通電極との間に形成される基板に対して平行な方向を含む電界によって前記液晶層を駆動する液晶表示装置を作製するにあたって、
 前記ゲイト線を覆う第1の層間絶縁膜およびデータ線を覆って有機性樹脂材料および／または無機性材料でなる第2の層間絶縁膜を成膜する工程と、
 前記第2の層間絶縁膜にコンタクトホールを形成する工程と、
 前記第2の層間絶縁膜上に画素線および該画素線から延在する画素電極を形成する工程と、
 前記画素線および該画素線から延在する画素電極を覆って第3の層間絶縁膜を成膜する工程と、

前記第3の層間絶縁膜上にブラックマトリクスを形成する工程と、
 を少なくとも有し、
 前記第2の層間絶縁膜上において前記画素線と前記ブラックマトリクスとを少なくともその一部において第3の層間絶縁膜を介して互いに重畳させ、
 その重畳領域において保持容量を形成せしめることを特徴とする液晶表示装置の作製方法。
 【請求項36】請求項32または請求項34において、コンタクトホールを形成する工程は第3の層間絶縁膜をエッチング除去して開孔を形成する工程と、
 前記第3の層間絶縁膜をマスクとして前記開孔の低部に露出した第2の層間絶縁膜をエッチング除去して開孔を形成する工程と、
 で構成されることを特徴とする液晶表示装置の作製方法。
 【請求項37】請求項32乃至請求項36において、第2の層間絶縁膜は0.1～5.0 μm の膜厚の有機性樹脂材料および／または無機性材料でなり、
 前記第3の層間絶縁膜は0.01～1.0 μm の膜厚の有機性樹脂材料および／または無機性材料でなり、
 前記第3の層間絶縁膜の比誘電率は前記第2の層間絶縁膜の比誘電率よりも大きいことを特徴とする液晶表示装置の作製方法。
 【請求項38】請求項32乃至請求項37において、第3の層間絶縁膜は AlN 、 AlN_xO_y 、 Si_3N_4 、 SiO_xN_y で示される絶縁膜から選ばれた一種または複数種が用いられることを特徴とする液晶表示装置の作製方法。
 【請求項39】請求項32乃至請求項38において、第2の層間絶縁膜は平坦化膜として機能することを特徴とする液晶表示装置の作製方法。
 【請求項40】請求項32乃至請求項35において、薄膜トランジスタの活性層を構成する半導体層は、ベース領域と浮島領域とに分離形成されていることを特徴とする液晶表示装置の作製方法。
 【請求項41】画素線および該画素線から延在する画素電極と、
 前記画素線および画素電極と層間絶縁膜を介して形成された共通電極と、
 を少なくとも有する基板と、
 前記基板上に保持された液晶層と、
 を少なくとも有する構成でなり、
 前記画素電極と前記共通電極との間に形成される基板に対して平行な方向を含む電界によって前記液晶層を駆動する液晶表示装置であって、
 前記共通電極はブラックマトリクスであり、
 前記画素線と前記ブラックマトリクスとを少なくともその一部において前記層間絶縁膜を介して互いに重畳させ、

その重畳領域をもって保持容量を形成することを特徴とする液晶表示装置。

【請求項 4 2】画素線および該画素線から延在する画素電極と、
前記画素線および画素電極と層間絶縁膜を介して異なる層に形成された容量形成用電極と、
コモン電極と、
を少なくとも有する基板と、
前記基板上に保持された液晶層と、
を少なくとも有する構成でなり、
前記画素電極と前記コモン電極との間に形成される基板に対して平行な方向を含む電界によって前記液晶層を駆動する液晶表示装置であって、
前記コモン電極はブラックマトリクスであり、
前記画素線と前記容量形成用電極とを少なくともその一部において前記層間絶縁膜を介して互いに重畳させ、
その重畳領域をもって保持容量を形成することを特徴とする液晶表示装置。

【請求項 4 3】同一基板上にマトリクス状に配列されたゲイト線およびデータ線と、
前記ゲイト線と前記データ線との交差部に形成された薄膜トランジスタと、
前記薄膜トランジスタに接続された画素線および該画素線から延在した画素電極と、
コモン電極と、
容量形成用電極と、
を有してなるアクティブマトリクス基板と、
前記アクティブマトリクス基板上に保持された液晶層と、
を少なくとも有する構成でなり、
前記画素電極と前記コモン電極との間に形成される基板に対して平行な方向を含む電界によって前記液晶層を駆動する液晶表示装置であって、
前記コモン電極はブラックマトリクスであり、
前記容量形成用電極と、該容量形成用電極と絶縁膜を介して重畳する他の導電性膜との間に保持容量を形成することを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明が属する技術分野】本明細書で開示する発明は、結晶性珪素膜を用いた半導体装置で制御する液晶表示装置の構成に関する。液晶表示装置としては、MIM型、単純マトリクス型およびアクティブマトリクス型の液晶表示装置等に応用できる。

【0002】

【従来の技術】最近、安価なガラス基板上に薄膜トランジスタ(TFT)を作製する技術が急速に発達してきている。その理由は、マルチメディアの媒体としてより高精彩な液晶表示装置の需要が高まったことにある。

【0003】例えば、アクティブマトリクス型液晶表示

装置は、マトリクス状に配置された数百万個もの各画素の各々に薄膜トランジスタを配置し、各画素電極に出入りする電荷を薄膜トランジスタのスイッチング機能により制御するものである。

【0004】そして、データ線より供給される画像信号により液晶の電気光学特性を変化させ、液晶パネルを透過する光を制御し、画像表示を行う。この際、液晶に印加される電圧は次の書込みまでは一定であるのが望ましく、そのため画像信号電位は所定の時間、保持容量により保持される。

【0005】このような液晶表示装置の駆動方法として、平行電極構造により基板に対して横方向の電界を制御して装置を駆動するIPSモードが注目を浴びている。

【0006】このIPSモードにより駆動する液晶表示装置は高視野角、高コントラスト等の特徴を持ち、同一基板上の画素領域内に薄膜トランジスタ、ゲイト線、データ線(ソース線)、画素電極、コモン線およびそれより延在するコモン電極を有する。

【0007】特に、横方向電界を制御するIPSモードでは、画素電極に印加された電界が他の画素等に影響を与えない様に各画素電極はこれと平行に配置されるコモン電極にて挟まれた構成をとる。

【0008】そのため、これら電極の形成面積が必要となり実際の表示のために光を通す画素領域の開口率を低下させる要因となっている。

【0009】さらに液晶表示装置では電荷保持時間を確保するために画素電極に保持容量を付加する構造を形成する必要がある。これは何もIPSモードで駆動する液晶表示装置に限らず、従来の液晶表示装置においても同様である。

【0010】しかし、保持容量を形成するための電極(容量電極)を設けると開口率を低下させる原因ともなりうる。そのため、ゲイト線と同一層に容量電極を設けてそれでもってブラックマトリクスを兼ねる(USP第5339181号に記載)などの工夫がなされている。

【0011】しかし、この場合においても寄生容量の問題からブラックマトリクスとしての機能を完全には果たせないなどの問題が残っている。

【0012】また、前述の保持容量の形成に際して画素電極とコモン電極とを部分的に重ね合わせた領域を利用する手段(特開平7-36058号公報に記載)も報告されているが、電極の微細化が進むと重なり合う領域、即ち保持容量を形成する領域そのものが小さいものとなり、必要十分な容量を確保できないことが予想される。

【0013】従って、必要とする容量を有する保持容量を形成しようとする容量素子の形成面積が大きくなり、開口率を低下させる原因となる。

【0014】そこで、従来より開口率の低さを補うためにバックライトの光量を増加させ画面の明るさを確保す

10

20

30

40

50

ることがなされているが、この方法では消費電力の増加を招き、携帯性を必要とするような機器への組み込みにとって大きな障害となっている。

【0015】以上の様に、必要とする保持容量を確保しつつ開口率を犠牲にしない技術が求められており、このIPSモードにおける開口率改善案として、電極幅を1～2μm以下とすることが望まれている。しかし、サブミクロン以下のファインパターン技術がありながら、量産における製造が困難であることが技術を遅らせることになっていた。

【0016】

【発明が解決しようとする課題】本明細書で開示する発明は、上記従来の問題点を解決するための技術を提供するものである。即ち、微細加工技術にも対応できる保持容量の形成技術を提案し、開口率の高い画素領域を構成する技術を提供することを課題とする。

【0017】

【課題を解決するための手段】本明細書で開示する発明の構成は、導電性を有する材料でなる画素電極および共通電極を少なくとも有する第1の基板と、前記第1の基板と対向する第2の基板と、前記第1の基板と前記第2の基板との間に挟持された液晶層と、を有し、前記液晶層は前記画素電極と前記共通電極との間に形成される基板に対して平行な方向を含む電界によって駆動され、前記共通電極はブラックマトリクスであることを特徴とする。

【0018】また他の発明の構成は、有機性樹脂材料または無機性材料でなる第2の層間絶縁膜と、前記第2の層間絶縁膜上に形成された画素線、該画素線から延在する画素電極、第3の層間絶縁膜および共通電極と、を少なくとも有する第1の基板と、前記第1の基板と対向する第2の基板と、前記第1の基板と前記第2の基板との間に挟持された液晶層と、を有し、前記画素電極と前記共通電極との間に形成される基板に対して平行な方向を含む電界によって前記液晶層を駆動する液晶表示装置であって、前記共通電極はブラックマトリクスであり、前記第2の層間絶縁膜上に前記画素線と前記ブラックマトリクスとを少なくともその一部において第3の層間絶縁膜を介して互いに重畳させ、その重畳領域をもって保持容量を形成することを特徴とする。

【0019】また他の発明の構成は、有機性樹脂材料または無機性材料でなる第2の層間絶縁膜と、前記第2の層間絶縁膜上に形成された画素線、該画素線から延在する画素電極、第3の層間絶縁膜、共通電極および容量形成用電極と、を少なくとも有する第1の基板と、前記第1の基板と対向する第2の基板と、前記第1の基板と前記第2の基板との間に挟持された液晶層と、を有し、前記画素電極と前記共通電極との間に形成される基板に対して平行な方向を含む電界によって前記液晶層を駆動する液晶表示装置であって、前記共通電極はブラッ

クマトリクスであり、前記第2の層間絶縁膜上において前記画素線と前記容量形成用電極とを少なくともその一部において第3の層間絶縁膜を介して互いに重畳させ、その重畳領域をもって保持容量を形成することを特徴とする。

【0020】本発明はMIM型、単純マトリクス型、アクティブマトリクス型の液晶表示装置等に応用可能である。また、分散型液晶表示装置を構成することも可能であり、その場合は特に第2の基板を必要としない。

10 【0021】また、本発明は今後進められる電極幅や配線幅の微細化を睨んだものであり、特に微細加工を必要とする液晶表示装置を作製する際に有効な技術である。

【0022】他の発明の構成は、同一基板上にマトリクス状に配列されたゲイト線およびデータ線と、前記ゲイト線と前記データ線との交差部に形成された薄膜トランジスタと、前記薄膜トランジスタに接続された画素線および該画素線から延在した画素電極と、少なくともその一部が前記画素電極と対向して形成された共通電極と、を有してなるアクティブマトリクス基板と、前記アクティブマトリクス基板と対向する対向基板と、前記アクティブマトリクス基板と前記対向基板との間に挟持された液晶層と、を有し、前記液晶層は前記画素電極と前記共通電極との間に形成される基板に対して平行な方向を含む電界によって駆動され、前記共通電極はブラックマトリクスであることを特徴とする。

30 【0023】また他の発明の構成は、同一基板上にマトリクス状に配列されたゲイト線およびデータ線と、前記ゲイト線と前記データ線との交差部に形成された薄膜トランジスタと、前記薄膜トランジスタの上方に成膜された第2の層間絶縁膜と、前記薄膜トランジスタに接続された画素線および該画素線から延在した画素電極と、少なくともその一部が前記画素電極と対向して形成された共通電極と、を有してなるアクティブマトリクス基板と、前記アクティブマトリクス基板と対向する対向基板と、前記アクティブマトリクス基板と前記対向基板との間に挟持された液晶層と、を有し、前記画素電極と前記共通電極との間に形成される基板に対して平行な方向を含む電界によって前記液晶層を駆動する液晶表示装置であって、前記共通電極はブラックマトリクスであり、前記第2の層間絶縁膜上に前記画素線と前記ブラックマトリクスとを少なくともその一部において第3の層間絶縁膜を介して互いに重畳させ、その重畳領域をもって保持容量を形成することを特徴とする。

40 【0024】また、他の発明の構成は、同一基板上にマトリクス状に配列されたゲイト線およびデータ線と、前記ゲイト線と前記データ線との交差部に形成された薄膜トランジスタと、前記薄膜トランジスタの上方に成膜された第2の層間絶縁膜および第3の層間絶縁膜と、前記薄膜トランジスタに接続された画素線および該画素線から延在した画素電極と、少なくともその一部が前記画素

電極と対向して形成されたコモン電極と、前記画素線および該画素線から延在した画素電極と異なる層に形成された容量形成用電極と、を有してなるアクティブマトリクス基板と、前記アクティブマトリクス基板と対向する対向基板と、前記アクティブマトリクス基板と前記対向基板との間に挟持された液晶層と、を有し、前記画素電極と前記コモン電極との間に形成される基板に対して平行な方向を含む電界によって前記液晶層を駆動する液晶表示装置であって、前記コモン電極はブラックマトリクスであり、前記第2の層間絶縁膜上において前記画素線と前記容量形成用電極とを少なくともその一部において前記第3の層間絶縁膜を介して互いに重畳させ、その重畳領域をもって保持容量を形成することを特徴とする。

【0025】この時、画素電極に印加される電圧の制御を行う薄膜トランジスタはその活性層として、非晶質珪素膜（アモルファスシリコン膜）または結晶性珪素膜（ポリシリコン膜）を用いることができる。

【0026】ただし、画素領域の高い応答特性を望む場合や高速動作が必要なドライバ回路を構成する場合等には、結晶性珪素膜を活性層として用いた薄膜トランジスタが望ましい。

【0027】結晶性珪素膜を活性層として用いた薄膜トランジスタは非晶質珪素膜を用いた場合に比べて電気特性が優れ、例えばNチャネル型の薄膜トランジスタの電界効果移動度は $20\text{ cm}^2/\text{Vs}$ 以上、Pチャネル型の薄膜トランジスタの電界効果移動度は $10\text{ cm}^2/\text{Vs}$ 以上となる。

【0028】また他の発明の構成は、同一基板上にマトリクス状に配列されたゲイト線およびデータ線と、前記ゲイト線と前記データ線との交差部に形成された結晶性珪素膜でなる活性層を有する薄膜トランジスタと、前記薄膜トランジスタの上方に成膜された第2の層間絶縁膜と、前記薄膜トランジスタに接続された画素線および該画素線から延在した画素電極と、少なくともその一部が前記画素電極と対向して形成されたコモン電極と、を有してなるアクティブマトリクス基板と、前記アクティブマトリクス基板と対向する対向基板と、前記アクティブマトリクス基板と前記対向基板との間に挟持された液晶層と、を有し、前記画素電極と前記コモン電極との間に形成される基板に対して平行な方向を含む電界によって前記液晶層を駆動する液晶表示装置を作製するにあたって、前記ゲイト線を覆う第1の層間絶縁膜およびデータ線を覆って有機性樹脂材料および／または無機性材料でなる第2の層間絶縁膜を成膜する工程と、前記第2の層間絶縁膜上にブラックマトリクスを形成する工程と、前記ブラックマトリクスを覆って第3の層間絶縁膜を成膜する工程と、前記第2および第3の層間絶縁膜にコンタクトホールを形成する工程と、前記第3の層間絶縁膜上に画素線および該画素線から延在する画素電極を形成する工程と、を少なくとも有し、前記第2の層間絶縁膜上において前記画素線と前記ブラックマトリクスとを少な

くともその一部において第3の層間絶縁膜を介して互いに重畳させ、その重畳領域において保持容量を形成せしめることを特徴とする。

【0029】また、他の発明の構成は、同一基板上にマトリクス状に配列されたゲイト線およびデータ線と、前記ゲイト線と前記データ線との交差部に形成された結晶性珪素膜でなる活性層を有する薄膜トランジスタと、前記薄膜トランジスタの上方に成膜された第2の層間絶縁膜と、前記薄膜トランジスタに接続された画素線および該画素線から延在した画素電極と、少なくともその一部が前記画素電極と対向して形成されたコモン電極と、を有してなるアクティブマトリクス基板と、前記アクティブマトリクス基板と対向する対向基板と、前記アクティブマトリクス基板と前記対向基板との間に挟持された液晶層と、を有し、前記画素電極と前記コモン電極との間に形成される基板に対して平行な方向を含む電界によって前記液晶層を駆動する液晶表示装置を作製するにあたって、前記ゲイト線を覆う第1の層間絶縁膜およびデータ線を覆って有機性樹脂材料および／または無機性材料でなる第2の層間絶縁膜を成膜する工程と、前記第2の層間絶縁膜にコンタクトホールを形成する工程と、前記第2の層間絶縁膜上に画素線および該画素線から延在する画素電極を形成する工程と、前記画素線および該画素線から延在する画素電極を覆って第3の層間絶縁膜を成膜する工程と、前記第3の層間絶縁膜上にブラックマトリクスを形成する工程と、を少なくとも有し、前記第2の層間絶縁膜上において前記画素線と前記ブラックマトリクスとを少なくともその一部において第3の層間絶縁膜を介して互いに重畳させ、その重畳領域において保持容量を形成せしめることを特徴とする。

【0030】本発明を実現するための技術手段の主旨は、ブラックマトリクスとコモン電極との共通化を計る点にあり、ブラックマトリクス（実質的にはコモン電極と同じ機能を有する）と画素線より延在する画素電極との間に横方向電界を形成する構成を実現することにある。

【0031】また、このような平行電極構造を有する液晶表示装置において、ブラックマトリクスと薄膜トランジスタに接続する画素線とでもって保持容量を形成するものである。

【0032】従来別々に考えられていたブラックマトリクスとコモン電極とを共通化するという発想は全く新しいものであり、そのブラックマトリクスと画素線でもって保持容量を形成することは、先の特開平7-36058号公報記載の内容とは完全に異なるものである。

【0033】また、ブラックマトリクスとコモン電極を共通化することにより大幅な製造工程の簡略化を実現できることも本発明の大きな特徴の一つである。

【0034】ここで本発明により構成した液晶表示装置の画素領域の上面図を図1に示す。図1(A)におい

て、101はゲート信号を伝達するゲート線、102は画像信号を伝達するデータ線である(図1(A)において両線はブラックマトリクスの下に存在するので点線で示すこととする)。

【0035】ゲート線101とデータ線102は同一基板上にマトリクス状に配列され、その各交点には薄膜トランジスタが配置される。103はその薄膜トランジスタの活性層を構成する半導体層である。そして、ゲート線101、データ線102および半導体層103の上方にはこれらを遮蔽するように斜線で示されるブラックマトリクス104が配置される。

【0036】この時、データ線102とブラックマトリクス104とは0.1~5.0 μm の膜厚の第2の層間絶縁膜によって絶縁されている。この第2の層間絶縁膜は有機性樹脂材料または無機性材料で構成されるものである。

【0037】さらに、ブラックマトリクス104上には第3の層間絶縁膜を介して画素線105およびそれに延在する画素電極106が設けられる。ここで、図1

(A)に対して画素線105および画素電極106を重ね合わせた状態を図1(B)に示す。

【0038】図1(B)において、画素線105と画素電極106とは一体化した構成となっているが、本発明者らは画素線105と画素電極106とを果たす機能の違いから明確に区別している。即ち、画素線105から画素領域(ブラックマトリクス104の開口領域)へ延在した部分を画素電極106と定義する。

【0039】この理由は、画素線105はブラックマトリクス104との間に保持容量を形成することが目的で配置されるものであり、画素電極106はブラックマトリクス104との間に横方向電界を形成することが目的で配置されるものであることから根本的に異なるものと考えられるためである。

【0040】このような構成とした時に、ブラックマトリクス104および画素線105とが重なり合う領域においては、その間に第3の層間絶縁膜を介して保持容量が形成される。この第3の層間絶縁膜は、第2の層間絶縁膜よりも比誘電率の大きい絶縁膜で構成される必要がある。

【0041】なお、図1(B)においてブラックマトリクス104および画素電極106とが僅かに重なる領域においても同様に保持容量が形成されるが、本発明の主点である電極幅の微細化による開口率の改善を計る場合、この保持容量は実質的に無視することができる。

【0042】また、画素電極106とブラックマトリクス104との間には液晶を駆動するための横方向電界(図中矢印で示す)が形成される構成となる。

【0043】上記構成でなる本発明の詳細を、以下に記載の実施例でもって説明する。

【0044】

【実施例】

【実施例1】本実施例では、本発明を利用して図1で示した構成を有する画素領域を形成する例を示す。説明は図1(B)においてA-A'およびB-B'で示す破線に沿って切断した断面図を用いて行う。

【0045】図2に示すのは、図1で示した画素領域を構成する画素TF-Tの作製工程図である。まず、表面に下地膜として2000Åの厚さの絶縁膜を有したガラス基板201の上に、図示しない非晶質珪素膜150~500Åの厚さに成膜する。絶縁膜は酸化珪素(SiO_2)、酸化窒化珪素(SiO_xN_y)、窒化珪素膜(SiN)等をプラズマCVD法、減圧熱CVD法、スパッタ法等により成膜すれば良い。

【0046】次に、この図示しない非晶質珪素膜を加熱またはレーザーアニール、もしくは両者を併用するなどの手段により結晶化する。また、結晶化の際、結晶化を助長する金属元素を添加すると効果的である。

【0047】結晶化が終了したら、得られた図示しない結晶性珪素膜をパターニングして後に活性層を構成する島状半導体層202を形成する。

【0048】島状半導体層202を形成したら、後にゲート絶縁膜として機能する酸化珪素膜203を1200Åの厚さに成膜する。勿論、酸化窒化珪素膜や窒化珪素膜であっても良い。

【0049】次に、導電性被膜204を2000~2500Åの厚さに成膜する。本実施例では、0.2 wt%のスカンジウムを含有したアルミニウム膜を用いる。スカンジウムは加熱処理等の際にアルミニウム表面に発生するヒロックやウィスカーといった突起物を抑える効果を持つ。このアルミニウム膜204は後にゲート線およびゲート電極として機能する。

【0050】こうして、図2(A)の状態が得られる。図2(A)の状態が得られたら、電解溶液中でアルミニウム膜204を陽極として陽極酸化を行う。電解溶液としては、3%の酒石酸のエチレングリコール溶液をアンモニア水で中和して、 $\text{PH}=6.92$ に調整したものを使用する。また、白金を陰極として化成電流5mA、到達電圧10Vとして処理する。

【0051】こうして形成される図示しない薄く緻密な陽極酸化膜は、アルミニウム膜204をパターニングする際にフォトレジストとの密着性を高める効果がある。また、電圧印加時間を制御することで膜厚を制御できる。

【0052】次に、アルミニウム膜204をパターニングして、図示しないゲート電極を形成する。ただし、実質的にゲート電極として機能するのは最終的に残存する内部の一部分である。

【0053】次に、2度目の陽極酸化を行い、多孔質の陽極酸化膜205を形成する(図2(B)参照)。電解溶液は3%のシュウ酸水溶液とし、白金を陰極として化

成電流2~3mA、到達電圧8Vとして処理する。

【0054】この時陽極酸化は基板に対して平行な方向に進行する。また、電圧印加時間を制御することで多孔質の陽極酸化膜205の長さを制御できる。

【0055】さらに、アルミニウム膜のパターニングに使用した図示しないフォトリソを専用の剥離液で除去した後、3度目の陽極酸化を行い、図2(B)の状態を得る。

【0056】この陽極酸化には、電解溶液は3%の酒石酸のエチレングリコール溶液をアンモニア水で中和して、PH=6.92に調整したものを使用する。そして、白金を陰極として化成電流5~6mA、到達電圧40~100Vとして処理する。

【0057】この際形成される陽極酸化膜206は、非常に緻密、かつ、強固である。そのため、ドーピング工程などの後工程で生じるダメージや熱からゲート電極207を保護する効果を持つ。また、その膜厚は500~1500Åとなる。

【0058】次いで、イオンドーピング法により、島状半導体層202に不純物を注入する。例えば、Nチャネル型TFTを作製するならば、不純物としてP⁺イオンを、Pチャネル型TFTを作製するならば、不純物としてB⁺イオンを注入すれば良い。

【0059】まず、図2(B)の状態ですべてのイオンドーピングを行う。なお、本実施例ではP⁺イオンの注入を加速電圧80kV、ドーズ量 1×10^{15} 原子/cm²で行う。

【0060】すると、ゲート電極207、多孔質の陽極酸化膜205がマスクとなり、後にソース/ドレインとなる領域208、209が自己整合的に形成される。

(図2(C))

【0061】次に、図2(C)に示す様に、多孔質の陽極酸化膜205を除去して、2度目のドーピングを行う。なお、2度目のP⁺イオンの注入は加速電圧80kV、ドーズ量 1×10^{14} 原子/cm²で行う。

【0062】すると、ゲート電極207がマスクとなり、ソース領域208、ドレイン領域209と比較して不純物濃度の低い、低濃度不純物領域210、211が自己整合的に形成される。

【0063】同時に、ゲート電極207の直下は不純物が全く注入されないため、TFTのチャンネルとして機能する領域212が自己整合的に形成される。

【0064】このようにして形成される低濃度不純物領域211は特にLDD領域と呼ばれ、チャンネル領域212とドレイン領域209との間に高電界が形成されるのを抑制する効果を持つ。

【0065】次いで、KrFエキシマレーザーを200~300mJ/cm²のエネルギー密度で照射することによって、イオン注入されたP⁺イオンの活性化を行なう。なお、活性化は300~450℃2hrの熱アニールによっても良い

し、レーザーアニールと熱アニールとを併用しても良い。

【0066】次に、第1の層間絶縁膜213をプラズマCVD法により成膜する。層間絶縁膜213としては、酸化珪素膜、酸化窒化珪素膜、窒化珪素膜等を用いることができる。また、本実施例ではその膜厚を0.5μmとする。

【0067】第1の層間絶縁膜213を成膜したら、ソース領域208にコンタクトホールを形成して、図示しないアルミニウム膜を3000Åの厚さに成膜する。次いで、図示しないアルミニウム膜をパターニングして、図示しないソース線およびそれに延在するソース電極214を形成する。(図2(D))

【0068】次に、ソース電極214を覆って第2の層間絶縁膜215を0.1~5.0μmの厚さに成膜する(図3(A)参照)。本実施例では、第2の層間絶縁膜215の膜厚を1.5μmとする。

【0069】この第2の層間絶縁膜215は有機性樹脂材料や無機性材料を用いることが出来るが、本実施例では有機性樹脂材料として透過性ポリイミドを用いる。このポリイミドの比誘電率は2.8~3.4と小さい値である。

【0070】このような有機性樹脂材料は被膜形成が簡便であり、容易に膜厚を稼ぐことができるため、デバイス形状による凹凸を緩和して優れた平坦表面を実現することが可能である。即ち、第2の層間絶縁膜は平坦化膜としての機能をも有する。

【0071】また、弾力性に富む特徴を有するため、後に液晶表示装置を構成する際に、スペーサーに圧迫されて薄膜トランジスタが破壊されるようなことがない。

【0072】さらに、本発明ではこの第2の層間絶縁膜215の膜厚が厚く、その上に保持容量を形成することになるので電極間の短絡不良を抑制することができる。

【0073】次いで、第2の層間絶縁膜215の上にチタン膜でなるブラックマトリクス216を1000Åの厚さに形成する。勿論、クロム膜やアルミニウム膜など他の金属膜を用いてもよい(図3(A))。

【0074】この時、ドレイン領域209上のブラックマトリクス216の一部には後のコンタクトホール形成のための開口窓217を開けておく必要がある。そして、この窓は多少のマージンを採らなければならない。

【0075】この理由は、後に形成する画素線がブラックマトリクス216の下方に位置するドレイン領域209と接続するためである。従って、ブラックマトリクス216のコンタクトホールが通過する周辺部にはある程度のマージンをとって開口窓217を形成しておかなければブラックマトリクス216と画素線とが短絡してしまい保持容量を形成できない。

【0076】図3(A)の状態を得たら、図3(B)に示す様にブラックマトリクス216を覆って第3の層間

絶縁膜 217 を $0.01 \sim 1.0 \mu\text{m}$ の厚さに成膜する。この第3の層間絶縁膜 217 は第2の層間絶縁膜 215 よりも大きい比誘電率を有する有機性樹脂材料または無機性材料で構成される。

【0077】次に、ドレイン領域 209 と接続するためのコンタクトホールを形成して、導電性膜でなる画素線 219 および画素電極 220 を形成する。これら電極の膜厚は $1000 \sim 1200 \text{\AA}$ とし、画素線 219 はできるだけ広い面積でブラックマトリクス 216 とオーバーラップするような形状とする。

【0078】この場合、第3の層間絶縁膜 218 の表面は優れた平坦性を示すため、その上に形成された画素線 219 および画素電極 220 も良好な平坦性を示し、セル組みの際のラビング不良や液晶への印加電界の乱れを改善することが出来る。

【0079】以上のような過程を経て、図3(B)に示す画素 TFT が作製される。この図3(B)で示される断面図は、図1(B)において A-A' で示される破線に沿って切断した断面に相当する。

【0080】この時、図3(B)において点線で囲む領域 221 は画素線 219 とブラックマトリクス 216 とが第3の層間絶縁膜 218 を介して重なり合い、保持容量を形成している。この保持容量の容量は第3の層間絶縁膜 218 の比誘電率に比例し、その膜厚に反比例する。

【0081】従って、ブラックマトリクス 216 と画素線 219 が重なる部分の面積と、第3の層間絶縁膜 217 の膜厚および比誘電率を計算して、所望の容量を有する保持容量を設計することが可能である。

【0082】なお、透過性ポリイミドでなる第2の層間絶縁膜 215 はその比誘電率が小さく、 $0.1 \sim 5.0 \mu\text{m}$ の範囲で膜厚を稼ぐことができるため、ゲイト電極 207 やソース電極 214 とブラックマトリクス 216 との間に形成される寄生容量を無視しうる程度に抑えることができる。

【0083】次に、図1(B)において B-B' で示される破線に沿って切断した断面を図4に示す。

【0084】図4において、401 はゲイト絶縁膜、402 は第1の層間絶縁膜であり、403 は画像信号を伝達するデータ線である。なお、データ線 403 の上面および側面に形成されている陽極酸化膜 404 は図2

(B)において 306 で示される陽極酸化膜と同じものであり、他の電極配線との短絡を防ぐ効果を持つ。

【0085】次に、405 は第2の層間絶縁膜であり、この絶縁膜によりデータ線 403 はブラックマトリクス 406 と完全に絶縁される。また、前述の様に、第2の層間絶縁膜 405 は比誘電率が小さく、その膜厚が厚いためデータ線 403 とブラックマトリクス 406 との間に殆ど寄生容量を形成しない。

【0086】そして、ブラックマトリクス 406 を覆つ

て第3の層間絶縁膜 407 が成膜され、その上に画素電極 408 が形成される。その際、画素電極 408 の形成後に保護膜を成膜しても良い。勿論、図4に示される断面においては保持容量は形成されない。

【0087】本実施例において、実際に液晶表示装置を組む場合は、まずこの上に配向膜を成膜してラビング処理を行う。ラビング方向は液晶材料として正・負どちらの誘電率異方性を持つ材料を用いるかにより画素電極とコモン電極にかかる平行電界との角度が 90° 異なる。

10 【0088】なお、本実施例においては、液晶材料として TN 型の負の誘電率異方性を持つシアノ系ネマチック液晶を用いる。横方向電界による液晶駆動を行う場合、負の誘電率異方性を持つ液晶材料は基板に対して垂直方向の電界の影響を受けにくいので視野角が広がる利点がある。

【0089】また、本実施例においては無電界時に電界方向に対して数 $^\circ$ ～十数 $^\circ$ の角度を持つように配向させる。このようにすると、透過率電圧特性が良好となる。また、チルト角は3度以下、好ましくは0.5度以下が良い。

【0090】ラビング処理が終了したら、スペーサやシール材等の配置を行い、対向基板との間に液晶材を注入し、注入口を封入して液晶を挟み込む。このようにして、液晶表示装置が完成する。

【0091】そして、ブラックマトリクス 406 と画素電極 408 との間に形成される横方向電界を利用して液晶の光学特性を変化させて画像表示を行うこととなる。

【0092】以上の様な構成でなる本発明を利用すると、以下に述べるような利点を得ることができる。

30 【0093】まず、従来のコモン電極とブラックマトリクスとを共通化することで必要なパターンニングマスク数を減らし、製造工程を簡略化することができる。また、別途に分けて形成する必要がないということは電極の形成面積が減り、開口率が向上することにつながる。

【0094】また、ブラックマトリクスと画素線でもって容量を形成する構成は、今後進められる配線幅や電極幅の微細化に対して十分対応しうる構成となる。これは、従来構造では配線幅や電極幅の微細化に伴い保持容量を形成する領域が小さくなるのに比べ、本発明によれば主として薄膜トランジスタを覆う領域で保持容量を形成することができるため微細化の影響をさほど受けにくいからである。

【0095】特に、画素電極 219 は開口率を向上させるためにコンマ数 μm レベルにまで微細化されることが示唆されているが、その場合においても本発明により形成する保持容量は画素電極を利用するものではないため影響されない。

40 【0096】従って、ブラックマトリクスとコモン電極とを共通化し、ブラックマトリクスと画素線でもって保持容量を形成する構成とすることで、保持容量を形成す

る領域の自由度が増し、容量の確保が容易となる。

【0097】また、従来はコモン電極をゲイト電極と同時に形成していたためコモン電極と画素電極との間の高さの差が大きく、電極間距離（図4中のXで示される距離）が狭くなると斜めに電界が形成されるといった問題が考えられる。

【0098】しかし、本発明では図4に示す様に第2の層間絶縁膜405上にほぼ同一面内と見なせる配置で形成されたブラックマトリクス406と画素電極408とでもって横方向電界を形成するため、電極間距離に影響されことなく基板と平行な電界を液晶に対して印加することが可能である。

【0099】また、図3（B）に示す様に画素電極219は基準電源電位を有するブラックマトリクス216を挟んでゲイト線やソース線と隣接するため、これらの信号による干渉（クロストーク）を受けにくい。

【0100】さらに、ブラックマトリクス216にはグラウンドプレーンとしての機能効果も期待することができる。即ち、ブラックマトリクス216の下方に存在するゲイト線、データ線に対してグラウンドプレーンとして作用し、配線のインピーダンスを均一化できる。

【0101】逆に、配線のインピーダンスはブラックマトリクス216と配線との距離や配線を取り巻く誘電体により決まるので、これらを適当に選ぶことで所望の配線インピーダンスを得ることもできる。

【0102】また、ブラックマトリクスを構成する導電性材料の透過率が比較的高い場合、即ち、光を完全に遮蔽するには至らないような場合には、別途黒い樹脂材料等をブラックマトリクスと重なる様に設け、透過率を抑えても良い。

【0103】この黒い樹脂材料でなるブラックマトリクスは薄膜トランジスタ側または対向基板側のどちらかに形成すれば良い。この場合、画素領域内にはブラックマトリクスを設ける必要はない。

【0104】〔実施例2〕同一基板上に画素領域と駆動回路領域を集積化する場合はドライバーTFTと画素TFTを同時に作製することになる。例えば、アクティブマトリクス型液晶表示装置に組み込むことを念頭に置くと、Nチャネル型およびPチャネル型の薄膜トランジスタを相補的に組み合わせたCMOS構造を駆動回路に用いる。そして、本実施例1で説明した様な画素TFTを画素領域に配置すれば良い。

【0105】なお、前述のドライバーTFTは基本的に画素TFTと同じ工程で作製される。即ち、実施例1の図2（D）においてソース電極214を形成すると同時にドレイン電極を形成すれば良い。

【0106】また、この場合ブラックマトリクスを設ける領域を目的に応じて設計することも可能である。即ち、ブラックマトリクスを画素領域のみに形成しても良いし、画素領域と駆動回路領域の両領域に形成しても良

い。

【0107】例えば、駆動回路の寄生容量の低減を重視する様な場合には、駆動回路にはブラックマトリクスを形成しない構成とすることも可能である。同様に画素領域において寄生容量の低減を重視する場合には、配線をブラックマトリクスの一部として代用することで、配線にはブラックマトリクスを形成しない構成とすることもできる。

【0108】また、高速動作が必要な駆動回路において信号の反射のない信頼性の高い構造を重視する様な場合には、画素領域だけでなく駆動回路にもブラックマトリクスを形成して、グラウンドプレーンとして機能させることも可能である。もちろん、その場合においても第2の層間絶縁膜が低比誘電率で、膜厚が薄い構成となっていれば寄生容量を極力抑えることができる。

【0109】〔実施例3〕本実施例では、実施例1において第3の層間絶縁膜として窒化膜を用いる場合の例を示す。なお、画素領域の断面構造は実施例1に示したものと同様であるので本実施例における説明は省略する。

【0110】窒化膜としてはAlN（窒化アルミニウム）、AlN_xO_y（酸化窒化アルミニウム）、Si₃N₄（窒化珪素）、SiO_xN_y（酸化窒化珪素）で示される絶縁膜から選ばれた一種または複数種を用いることができる。また、この第3の層間絶縁膜の膜厚は0.01～1.0 μmであれば良い。

【0111】本実施例では、Si₃N₄で示される窒化珪素膜を0.2 μmの厚さに成膜する。この窒化珪素膜は成膜ガスとしてSiH₄、NH₃、H₂を用いるため、膜中には水素が含まれ膜応力が緩和されている。

【0112】このような構造とすると、図1（B）において画素線105とブラックマトリクス104とが窒化珪素膜でなる第3の層間絶縁膜を介して重なり合って保持容量を形成する。

【0113】本実施例で示す様に、第3の層間絶縁膜として窒化膜を用いる利点として大きく3つを挙げることができる。

【0114】その第1は、窒化膜のパッシベーション効果である。例えば、Si₃N₄で示される窒化珪素膜は緻密であるため、外部汚染等からデバイスを保護する保護膜（パッシベーション膜）として広く用いられている。

【0115】第2は、窒化膜の比誘電率が大きいことである。例えば、Si₃N₄で示される窒化珪素膜の比誘電率は約7であり、第2の層間絶縁膜として用いる有機性樹脂材料または無機性材料の約2倍の比誘電率を有する。

【0116】従って、ブラックマトリクス104と画素線105との間で形成される保持容量は第3の層間絶縁膜の比誘電率が大きいいため、必要十分な容量を稼ぐことが出来る。

【0117】第3は、第2の層間絶縁膜に開孔（コンタクトホール）を形成する際のマスクとしても活用できることである。これは、第2の層間絶縁膜である有機性樹脂材料または無機性材料と窒化膜との間でエッチングの選択比が大きくとれることによる。

【0118】例えば、有機性樹脂材料であるポリイミドに開孔を形成する時にマスクとしてレジストマスクを用いると、同じ有機性材料であるために選択比がとれず、レジストマスクの膜厚以上の深さの開孔を形成できない問題があった。

【0119】その点、窒化膜は十分な選択比がとれるので、最初に窒化膜のみをフッ酸系ガスでエッチングして、残存した窒化膜をマスクとすればポリイミドに対して所望の深さの開孔を形成することが可能となる。

【0120】その他、例えば窒化アルミニウムや酸化窒化アルミニウムを用いる場合、これらの窒化膜は熱伝導性に優れるという利点を持つ。従って、デバイスに熱を籠もらせずに放熱できるため、ドライバTFTのように高速動作により発熱してしまうような場合には効果的である。

【0121】〔実施例4〕本実施例では、実施例1においてブラックマトリクス216と、画素線219およびそれに延在する画素電極220の形成順序を入れ換えた例を示す。

【0122】この場合、画素領域の構成は図1（B）と同様であるが、A-A'やB-B'における切断面が実施例1とは異なる。図5に示すのは、本実施例による場合のA-A'における切断面である。

【0123】図5で用いる符号は実施例1で用いた符号をそのまま引用している。本実施例では、第2の層間絶縁膜215を成膜した後、コンタクトホールを形成して画素線219および画素電極220を形成する。そして、第3の層間絶縁膜218を成膜してブラックマトリクス216を形成する。

【0124】実施例1と異なる点は、実施例1ではブラックマトリクス216を形成する際にコンタクトホールを形成するための開口窓217を開けておく必要があったのに対し、本実施例による場合にはその必要がない点である。

【0125】実施例1のようにブラックマトリクス216に開口窓217を形成し、そこに合わせてコンタクトホールを形成するとすると、精密なパターンニング精度が要求される。このことは、微細化を進めていく上でさらに顕著になる。

【0126】さらに、開口窓217の部分には保持容量が形成されないためパターンニングのマージンをとり過ぎると保持容量の容量を犠牲にすることになってしまう。

【0127】その点、本実施例によれば画素線219を形成した後ブラックマトリクス216を形成するので特に開口窓を設ける必要がなく、容量線219を最大限

に活用して保持容量を形成することが可能である。

【0128】また、ブラックマトリクス216を形成する際のパターンニング精度も大幅に余裕ができ、製造工程の簡略化や歩留りの向上に効果がある。

【0129】〔実施例5〕本実施例では、実施例1において画素電極の配置本数を増やし、ブラックマトリクスの形状を変化させた例を示す。具体的には、図6に示すような構成の画素領域を形成する場合について説明する。

10 【0130】図6において、601はブラックマトリクス、602は画素線、603は画素電極である。ブラックマトリクス601の下方には実施例1と同様にゲート線およびデータ線が存在するが特に説明は行わない。

【0131】本実施例の特徴は、まず画素電極603が複数本、この場合は3本配置されている点である。そして、図6に示すように、画素電極603を挟み込む窓枠のような形状でブラックマトリクス601が形成されている。

20 【0132】このように、本実施例では画素線602と画素電極603とでもって櫛歯形状を構成し、その歯の部分である画素電極とブラックマトリクス601との間に横方向電界を形成することを特徴とする。

【0133】また、ブラックマトリクス601は画素電極603を遮蔽しないように窓枠状にパターンニングを施し、その枠状部分と画素電極603とのスキマが画像表示領域となるような構成とする。

30 【0134】本実施例によれば、電極幅の微細化が進められた場合において高い開口率を実現できる構成を得られる点で非常に有益である。その場合、画素電極603およびブラックマトリクス601の枠状部分は同程度の電極幅とし、可能な限り細くすることで開口率を高められる。好ましくは0.1～2μmの電極幅が良い。

【0135】また、さらなる効果としては駆動電圧を低くしてデータ信号の低振幅化を図り、消費電力を削減することが可能である。

40 【0136】〔実施例6〕本実施例は、実施例1において画素線の形状を変えて図7に示すような構成の画素領域を形成する例である。画素線701を図7のような形状とすることで、保持容量の容量をより大きく確保することが可能である。

【0137】ただし、隣接する画素線との短絡には十分な注意が必要であり、電極幅や配線幅の微細化が進んだ場合、精密なパターンニング精度が要求される。

【0138】また、当然のことながら前述の実施例5に対しても本実施例を応用することができる。その場合、開口率の向上と保持容量の確保が容易となる。

【0139】〔実施例7〕本実施例は、ブラックマトリクスとは別に容量形成用電極を設け、その電極と画素線とでもって保持容量を形成する例である。

50 【0140】この保持容量はブラックマトリクスの上に

形成される構造でも、下に形成される構造でも構わない。また、容量形成用電極は画素線の上に設けても下に設けても良い。

【0141】また、保持容量を形成する絶縁層を所望の絶縁膜で、かつ、所望の膜厚で形成することができる。例えば、窒化アルミニウム膜など歪応力の大きな膜であっても、容量形成用電極と画素線とが重なる領域のみに存在すれば良いので、応力の影響でデバイス特性を悪化させることなく利用できる点で有意である。

【0142】さらに、上記容量形成用電極をグラウンドブ
10 レーンとし、ゲイト線やデータ線等各種配線のインピーダンスを均一化することもできる。

【0143】〔実施例8〕本実施例では、実施例1～実施例7において島状半導体層の構成を変えた例を説明する。具体的には、チャンネル領域のチャンネル長およびチャンネル幅がTFTのオン状態とオフ状態とで変化する構造を採る例である。

【0144】この技術は本発明者らによって既に報告されているもので、その主旨は、TFTがオフ状態の時に実質的にチャンネル長を長く、チャンネル幅を狭くすること
20 でオフ電流（またはリーク電流）を低減するものである。以下にその技術の概要を説明する。

【0145】図8（A）に示すのは薄膜トランジスタの活性層を構成する島状半導体層である。この島状半導体層のソースとなる領域801およびドレインとなる領域802で挟まれた領域800は、選択的にイオン注入が行なわれ、一導電性を付与した領域（この領域を浮島領域とよぶ）803～805が形成されている。

【0146】この浮島領域803～805の導電性はソ
30 ースとなる領域801およびドレインとなる領域802の導電性と等しく、例えばNチャンネル型TFTを作製する場合、P+イオンを $1 \times 10^{12} \sim 1 \times 10^{14}$ 原子/cm²、好ましくは $3 \times 10^{12} \sim 3 \times 10^{13}$ 原子/cm²のドーズ量でドーピングする。

【0147】この際、浮島領域803～805は必ずしも図8（A）の様に島状半導体層の外縁に接してなくても構わない。即ち、後に領域800内に島状に点在するような状態であっても良い。

【0148】また、領域800内においてイオン注入が行われなかった領域806は実質的に真性であり、チャ
40 ネルを形成する領域（以下、ベース領域とよぶ）となる。

【0149】このようなイオン注入が施された島状半導体層を用いて作製したTFTの電気特性の概略を以下に説明する。

【0150】図8（A）に示すような構成でなる島状半導体層において、実質的に真性な半導体領域であるベース領域806と、浮島領域803～805との境界はポ
テンシャルバリアが高い。そのため、Nチャンネル型TFTがオフ状態の時はベース領域806の矢印に沿って僅
50

かに電子が移動する。この電子の移動がオフ電流（またはリーク電流）として観測される。

【0151】ところが、Nチャンネル型TFTがオン状態の時はベース領域806が反転して浮島領域803～805とのポテンシャルバリアが極めて小さくなるため、図8（B）の矢印で示すような経路で大量の電子が移動する。この電子の移動がオン電流として観測される。

【0152】このようにTFTのオフ状態とオン状態とでポテンシャルバリアが変化する様子を図9を用いて概略説明する。なお、図9においてV_gはゲイト電圧（V_g>0）、E_cは伝導帯、E_vは価電子帯、E_fはフェルミレベルを表している。

【0153】まず、Nチャンネル型TFTがオフ状態（ゲイトに負電圧が印加された状態）の時、ベース領域806においては図9（A）のようなバンド状態となっている。即ち、少数キャリアであるホールが半導体表面に集まり、電子が払われた状態にあるため、ソース/ドレイン間の電子の移動は極めて少ない。

【0154】一方、浮島領域803～805はP+イオンを注入してあるため、フェルミレベルE_fは伝導帯E_cの近くへと押し上げられている。この時、浮島領域803～805においては図9（B）のようなバンド状態となっている。

【0155】図9（B）のように、N型を示す半導体層である浮島領域803～805においてはゲイトに負電圧を印加しても、エネルギーバンドは僅かにしか曲がらない。

【0156】従って、図9（A）における半導体表面の価電子帯のエネルギーと図9（B）における半導体表面の価電子帯のエネルギーとのエネルギー差がポテンシャルバリアに相当する。そのため、電子がベース領域806と浮島領域803～805を往復することはない。

【0157】次に、Nチャンネル型TFTがオン状態（ゲイトに正電圧が印加された状態）の時、ベース領域806においては図9（C）のようなバンド状態となっている。即ち、多数キャリアである電子が半導体表面に蓄積されるため、ソース/ドレイン間には電子の移動が生じる。

【0158】この時、浮島領域803～805においては図9（D）のようなバンド状態となっている。図9
40 （D）に示す様に、前述のゲイトに負電圧を印加した時同様、N型を示す半導体層である浮島領域803～805においてはゲイトに正電圧を印加してもエネルギーバンドは殆ど曲がらない。

【0159】しかしながら、図9（D）において元々フェルミレベルE_fは伝導帯E_cの近くに押し上げられているため、伝導帯には多数の電子が常に存在している。

【0160】従って、ゲイトに正電圧を印加した場合、ベース領域806および浮島領域803～805は共に電子が移動し易いバンド状態となっているため、ベース
50

領域806および浮島領域803~805の境界のポテンシャルバリアは無視することが出来る。

【0161】以上の様に、オフ状態ではベース領域806のみが電子の移動経路となり、オン状態ではベース領域806および浮島領域803~805が電子の移動経路となる。この様子を簡略化したモデルを用いて以下にまとめる。

【0162】図10(A)に示すのは図8(A)と同じ半導体層である。薄膜トランジスタがオン状態にある時、図中に記載されたA-A'で示される実線方向に多数キャリアである電子が移動する。この時、A-A'における断面は図10(B)の構造であり、回路図は図10(C)のようになる。

【0163】また、薄膜トランジスタがオフ状態にある時、図中に記載されたB-B'で示される破線方向に少数キャリアである電子が移動する。この時、B-B'における断面は図10(D)の構造であり、回路図は図10(E)のようになる。

【0164】即ち、薄膜トランジスタがオン状態の時は多数キャリアである電子が最短距離を通過してソース領域からドレイン領域に移動する。その一方、薄膜トランジスタがオフ状態の時は少数キャリアである電子が実質的に長くなったチャネル領域を移動すると見なせる。

【0165】このような構造とすると、画素TFTの島状半導体層の占有面積をさほど変えずに大幅なオフ電流の低減効果を得られ、かつ、従来以上の応答特性を持つ画素TFTおよびドライバTFTを構成できる利点がある。

【0166】また、今後ゲイト電極の微細加工が進むに従い、図8(A)においてTFTがオフ状態の時の実質的なチャネル幅が狭くなる傾向が予想される。さらに、半導体層がいずれ150 Å程度にまで薄膜化されることを考慮すると、本実施例に示すオフ電流の低減効果はさらに高まると言える。

【0167】〔実施例9〕本実施例では、実施例8で説明した構成の半導体層の別の例を示す。具体的には、チャネル形成領域に高抵抗領域を付加する技術に関する。

【0168】図11(A)に示すのは、図8(A)で示した島状半導体層にゲイト電極11を書き加えたものである。このような形状のゲイト電極を設ければゲイト電極11をマスクとして不純物イオン注入を行い、浮島領域12~14を自己整合的に形成することが可能である。

【0169】なお、ゲイト電極11に対して印加電圧を与えた場合の挙動については実施例8で説明したので省略する。また、以下に記載する例は実施例8同様、Nチャネル型TFTの場合について説明する。

【0170】図11(B)は図11(A)のゲイト電極11の一部分をエッチング除去した構成を示している。このゲイト電極15のエッチング工程は不純物イオン注

入により自己整合的に浮島領域12~14を形成した後に行えば良い。

【0171】この時、図11(B)においてゲイト電極15によって電圧を印加されない領域16は、常に実質的に真性な半導体層となる。即ち、いわゆるオフセットと同様に高い抵抗領域として振る舞う領域となる。

【0172】従って、ゲイト電極15に負電圧が印加されている時(TFTがオフ状態の時)、高抵抗領域16が実質的にオフセットとして機能するためオフ電流が効果的に抑制される。また、ゲイト電極15に正電圧が印加されている時(TFTがオン状態の時)、実施例8で説明した様に島状半導体層の全域が電子の流れる経路となるため高抵抗領域16はオン電流に殆ど影響を与えない。

【0173】従って、本実施例による構成を採れば、よりオフ電流を抑制した画素TFTを形成することが出来る。即ち、液晶に与えられた電荷を効率よく保持しておくことができるため、保持容量の設計マージンに余裕ができる。

【0174】〔実施例10〕本実施例では、実施例9で説明した構成の半導体層の別の例を示す。図11(C)に示すのは本実施例による半導体層周辺部の構成図である。

【0175】本実施例の特徴は、チャネル形成領域を完全にゲイト電極17でもって覆うことにある。このような構成とすると、TFTがオン状態にある時電子の移動距離、即ち、実質的なチャネル長が短くて済む。従って、動作速度の速い薄膜トランジスタを形成することができる。なお、18で示されるのはゲイト電極17下に存在する浮島領域である。

【0176】また、このような構成の別の利点としては、薄膜トランジスタを小さいサイズで形成して開口率を向上できることが挙げられる。

【0177】〔実施例11〕本実施例では、実施例1において第2の層間絶縁膜としてLPD(Liquid Phase Deposition)法により塗布した絶縁膜を利用する例を示す。なお、画素TFTやドライバTFTの作製工程は既に実施例1で説明したのでここでは省略する。

【0178】LPD法(スピン法とも呼ばれる)による被膜形成の概要は以下の手順による。なお、説明は無機性材料である酸化珪素系被膜(SiO_x)の場合について行なうが、他の無機性材料として SiOF 膜(比誘電率3.2~3.3)や有機性樹脂材料としてポリイミド(比誘電率2.8~3.4)等を用いることも出来る。

【0179】まず、 H_2SiF_6 溶液を準備し、これに $\text{SiO}_2 \cdot x\text{H}_2\text{O}$ を加えて3hrの攪拌を行なう。この時の処理温度は30℃に保持しておく。次に、攪拌後の溶液を濾過して、所望の濃度の溶液となるように調節する。調節が終了したら、ウォータースバス等で50℃に達するまで温めながら攪拌する。

【0180】以上で、塗布用の溶液の準備が終了する。また、例えばこの溶液に H_3BO_3 を加えれば膜中に B^{+} イオンを含有した酸化珪素系被膜（いわゆるBSGと呼ばれる被膜）を形成することが出来る。

【0181】上記手順に従って準備した溶液に被処理基体を浸した後、純粋でリンスして乾燥させれば被膜形成は完了する。なお、有機性樹脂材料を塗布するのであれば、所望の被膜塗布用溶液を準備し、LPD法により被膜形成を行えば良い。

【0182】有機性樹脂材料としてはポリイミド等が挙げられ、比誘電率は2.8～3.4と低い。この場合、スピナー上に保持した被処理基体上に被膜塗布用溶液を塗布し、スピナーを2000rpmで回転させることで被膜を形成する。被膜形成後は300℃30min程度のベークを行い膜質を改善する。

【0183】以上の様に、LPD法による場合、比較的容易に所望の被膜を形成することが出来る。即ち、スループットを大幅に向上することが可能である。また、溶液に浸す時間（スピナーを用いる場合は回転数等）や溶液濃度で自在に膜厚を調節できるため、厚く平坦な被膜を形成し易い。

【0184】〔実施例12〕本実施例は、本発明をAmorphous and Super-Multidomain AM-LCDに応用する例である。この場合、液晶材料として一般的なTN材料に光学活性材料を添加して用いるため、ラビング工程が不要であるという利点を有する。

【0185】〔実施例13〕本実施例は、本発明を電界効果型モードの液晶表示装置に応用する例である。このようなモードは、ツイステッドネマチック（TN）モード、スーパーツイステッドネマチック（STN）モード、電界制御複屈折（ECB）モード、相転移（PC）モード、ゲストホスト（GH）モードの5つに分類して考えることができる。

【0186】この動作モードは消費電力が少なく、駆動電圧が低いので低消費電力という利点を有する。

【0187】〔実施例14〕本実施例は、本発明を動的散乱型モードの液晶表示装置に応用する例である。このモードは電界効果に加えて、液晶中にドーブしたイオン添加剤の存在によって生じる乱流運動に伴う光散乱状態を表示に利用するものである。

【0188】〔実施例15〕本実施例は、本発明を熱効果型モードの液晶表示装置に応用する例である。このモードは液晶の温度による相転移を加熱によって制御し、それに基づく光学特性の変化を表示に利用するものである。

【0189】〔実施例16〕本実施例は、本発明を用いて分散型液晶表示装置を構成する場合の例を示す。この場合の液晶層は、高分子材料で構成される固相ポリマーの中にネマティック、コレステリックあるいはスメクティック液晶を粒状または海綿状に分散保持された構成と

なる。

【0190】この液晶表示装置の作製方法としては、液晶のカプセル化によりポリマー中に液晶を分散させ、そのポリマーをフィルムあるいは基板上に薄膜として形成する方法が知られている。ここで、カプセル化物質としてはゼラチン、アラビアゴム、ポリビニルアルコール等は提案されている。

【0191】このような分散型液晶表示装置は、薄膜トランジスタや各種配線等が形成された側の基板のみで液晶表示装置を構成できる特徴を有する。即ち、特にセル組工程を必要としないため、液晶表示装置の製造工程の簡略化、延いては歩留り向上に繋がる。

【0192】〔実施例17〕実施例7では容量形成用電極と画素線でもって保持容量を形成する例を示した。本実施例では、画素線に限らない導電性膜と容量形成用電極とでもって保持容量を形成する例を示す。

【0193】例えば、本実施例では導電性膜として活性層を利用する例を示す。即ち、容量形成用電極と活性層との間でゲイト絶縁膜を絶縁層として容量を形成することが可能である。

【0194】容量形成用電極と活性層とが重畳する領域は活性層のどこを用いて形成されるのであっても構わない。即ち、ソース/ドレイン領域間であってもソース/ドレイン領域間以外の領域であっても何ら問題はない。

【0195】例えば、複数本のゲイト電極を有するような構成でなる薄膜トランジスタにおいて、その内少なくとも一本を常時オン状態としておくことで当該ゲイト電極下に保持容量を形成し、他のゲイト電極でもって薄膜トランジスタのオン/オフ動作を行うこともできる。

【0196】本実施例で示す保持容量は、実施例1で説明したような画素線とブラックマトリクスとの間に形成した保持容量と組み合わせることも可能である。また、本実施例と実施例7で説明した保持容量とを組み合わせることも可能であることは言うまでもない。

【0197】以上のような構成でなる本実施例に従うことで、容量の大きい保持容量を確保して、表示画像を保持時間を大幅に向上させることが可能となる。

【0198】〔実施例18〕本実施例では、実施例4においてソース電極の形成と同時に画素線およびそれから延在する画素電極を形成する例を示す。なお、説明に用いる符号は前述の実施例で用いたものをそのまま引用する。

【0199】本実施例を具体的に説明すると、図5において第1の層間絶縁膜213の上にソース電極214を形成すると同時に、同じ材料で画素線219と画素電極220とを形成する。ただし、実施例4と異なり画素線219をソース電極214にオーバーラップさせることはできない。

【0200】本実施例の構成を利用すると、層間絶縁膜の成膜回数を減らすことができるため、製造工程を簡略

化することができる。

【0201】〔実施例19〕本明細書で開示する発明は、薄膜トランジスタの構造が異なる場合においても同様の効果を得ることができる。従って、実施例1～実施例18で説明した薄膜トランジスタはプレーナ型のみではなく、スタガ型や逆スタガ型に適用することも可能である。

【0202】スタガ型や逆スタガ型薄膜トランジスタの製造過程は公知の技術によれば良く、それに本発明を適用すれば容易に本発明の効果を得ることができる。

【0203】〔実施例20〕本実施例では、コモン電極とブラックマトリクスとを共通化する有用性についての一例を述べる。

【0204】従来、液晶表示装置は対向基板側にブラックマトリクスを設けるのが一般的であった。例えば、アクティブマトリクス基板側にブラックマトリクス設けると製造工程が複雑となり歩留りが低下するといった問題が起こりうるからである。

【0205】しかし、本発明者らの研究によると横方向電界により液晶駆動を行う場合、対向基板側にブラックマトリクスを設けると液晶に作用する電界が乱れて配向性に異常をきたす現象が観測された。

【0206】詳細は不明であるが本発明者らは、アクティブマトリクス基板と、対向基板側のブラックマトリクス（金属膜）との間に液晶層あるいはカラーフィルターを絶縁層としてある種の寄生容量が形成され、液晶層に所定の電界が印加されていないためと推測している。

【0207】この場合対向基板側のブラックマトリクスを金属膜ではなく、例えば黒色顔料を含有した樹脂材料等で形成すれば問題はないが、パターンニング精度や遮光性の面ではやはり金属膜に一步劣る。

【0208】また、対向基板側にブラックマトリクスを設ける場合はセル組みの際に基板同士の貼り合わせ精度が荒いため大きいマージンを持つ必要があり、開口率を落とす原因ともなる。

【0209】しかしながら、本発明はブラックマトリクスが必ずアクティブマトリクス基板側に形成されるので上述の寄生容量の心配がなく、さらに占有面積を必要最低限に抑えて開口率を稼ぐことができる。また、クロム膜などの金属膜を用いるため、パターンニング精度や遮光性に優れる利点がある。

【0210】

【発明の効果】本明細書で開示する発明の大きな特徴は、今後液晶表示装置の開発において電極／配線幅の微細化が進められても十分な保持容量を確保できる点である。

【0211】そのための技術手段として、従来別々に設けられていたブラックマトリクスとコモン電極とを共通化することを提案した。これは、工程簡略化だけでなく、電極の形成面積を減らして開口率を向上させる上で

も極めて有益な技術である。

【0212】また、このことはブラックマトリクスを薄膜トランジスタを配置する側の基板に形成することを意味する。通常、対向基板側にブラックマトリクスを形成するとセル組工程で基板同士を貼り合わせる際にアライメントのマージンを多めに設定する必要がある。このことは電極幅が微細化するとさらに顕著に現れる。

【0213】しかしながら、薄膜トランジスタ側にブラックマトリクスを形成する場合には精密なアライメント技術でマスク合わせをできるため、アライメントのマージンを極力少なくすることができる。

【0214】従って、セル組工程で基板同士を貼り合わせる際においても、アライメントのマージンを必要最低限に抑えることができるため、開口率を犠牲にすることのない画素領域を形成することが可能である。

【0215】また、コモン電極同様の機能を有するブラックマトリクスと画素線でもって保持容量を形成する構成は、今後進められる配線幅や電極幅の微細化に対して十分対応しうる構成となる。

【0216】即ち、配線幅や電極幅の微細化に伴い保持容量を形成する領域が狭められても、保持容量を形成できる領域の自由度が高いため十分な容量を確保することが可能である。

【0217】また、上記保持容量を形成する絶縁層として窒化珪素膜等の窒化膜を用いることで、狭い面積で構成される保持容量であっても十分な容量を確保できる。

【図面の簡単な説明】

【図1】 液晶表示装置における画素領域の構成を示す図。

【図2】 画素TFTの作製工程の概略を示す図。

【図3】 画素TFTの作製工程の概略を示す図。

【図4】 液晶表示装置における画素領域の断面を示す図。

【図5】 液晶表示装置における画素領域の断面を示す図。

【図6】 液晶表示装置における画素領域の構成を示す図。

【図7】 液晶表示装置における画素領域の構成を示す図。

【図8】 半導体層の構造および電気特性の概略を示す図。

【図9】 半導体層のバンド状態の概略を示す図。

【図10】 電圧印加時の半導体層の挙動を示す簡略化モデルを示す図。

【図11】 半導体層周辺の構成を示す図。

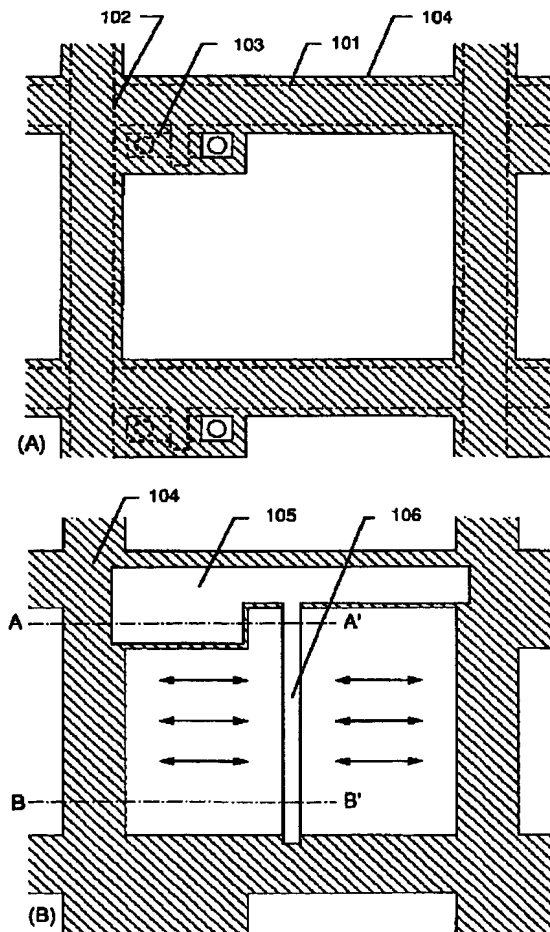
【符号の説明】

101	ゲイト線
102	データ線
103	半導体層
104	ブラックマトリクス

37

- 105 画素線
 106 画素電極
 201 ガラス基板
 202 島状半導体層
 203 酸化珪素膜
 204 導電性被膜
 205 多孔質の陽極酸化膜
 206 緻密な陽極酸化膜
 207 ゲイト電極
 208 ソース領域
 209 ドレイン領域
 210、211 低濃度不純物領域
 212 チャネル形成領域
 213 第1の層間絶縁膜
 214 ソース電極
 215 第2の層間絶縁膜 (透過性ポリイミド)

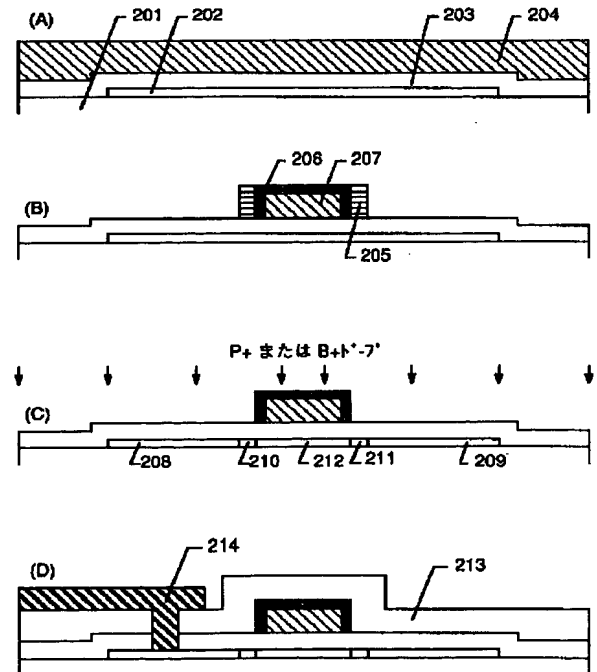
【図1】



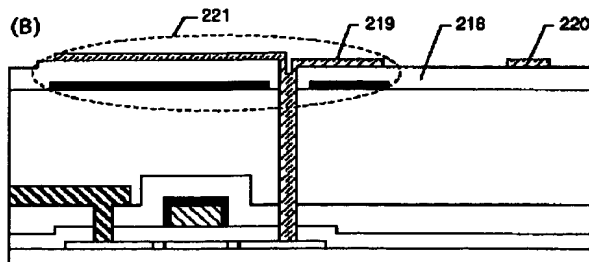
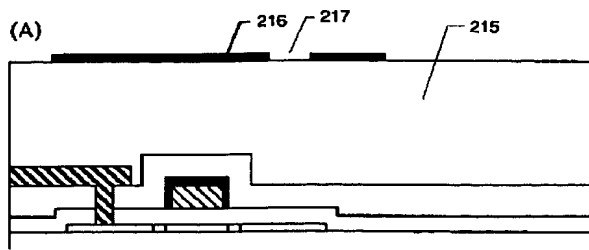
38

- * 216 ブラックマトリクス
 217 開口窓
 218 第3の層間絶縁膜
 219 画素線
 220 画素電極
 221 保持容量
 800 ソース/ドレイン領域に挟まれた領域
 801 ソース領域
 802 ドレイン領域
 803~805 浮島領域 (イオン注入領域)
 11 ゲイト電極
 12~14 浮島領域
 15 ゲイト電極
 16 高抵抗領域
 17 ゲイト電極
 18 浮島領域 (イオン注入領域)

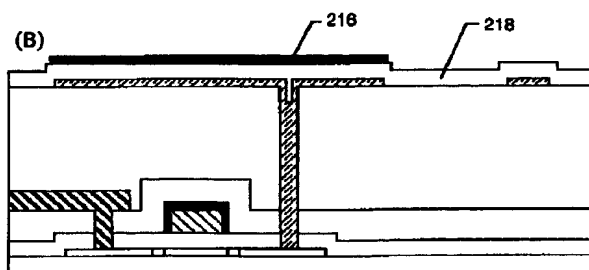
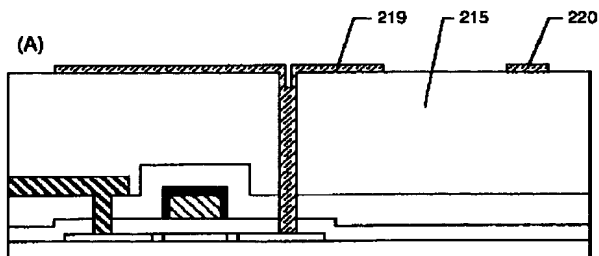
【図2】



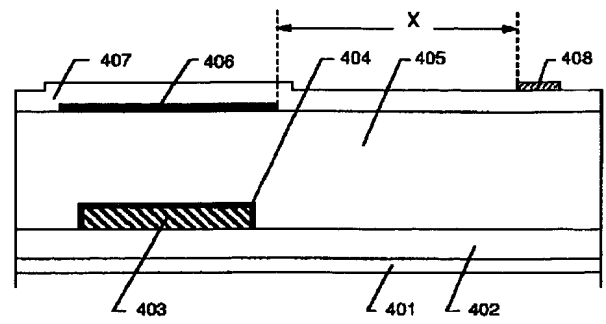
【図3】



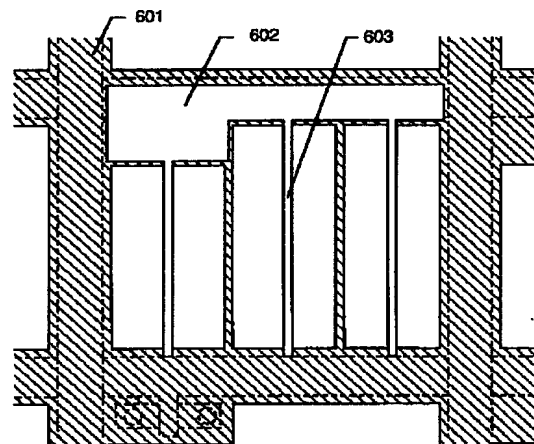
【図5】



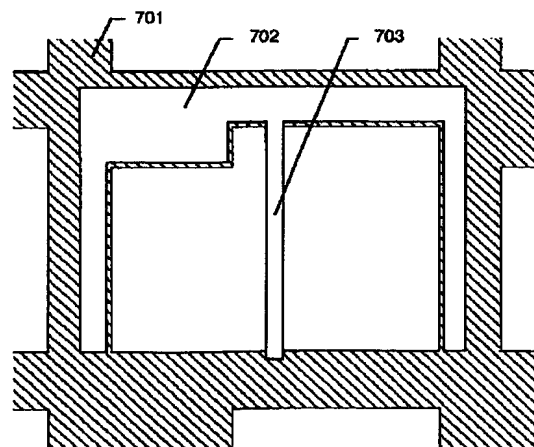
【図4】



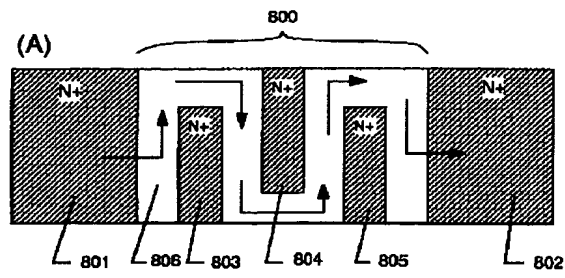
【図6】



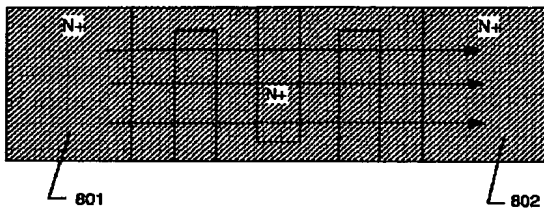
【図7】



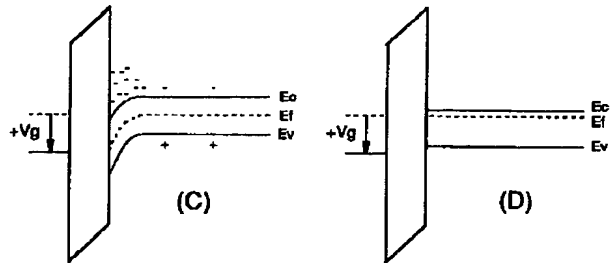
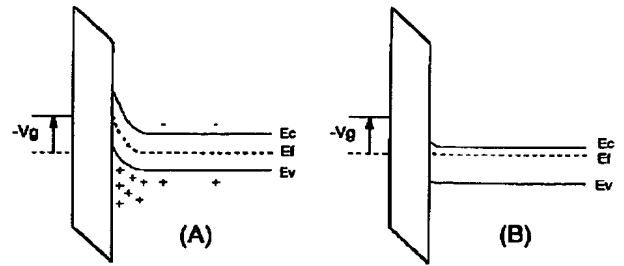
【図8】



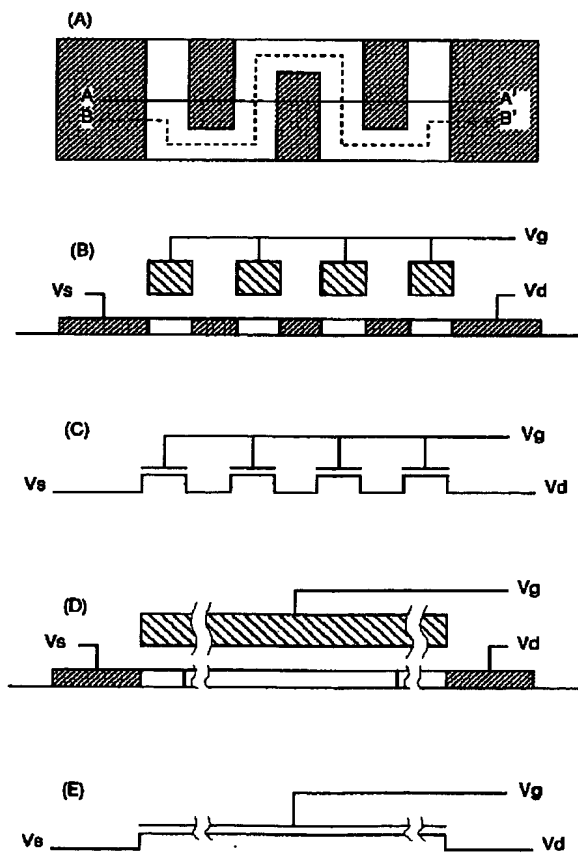
(B)



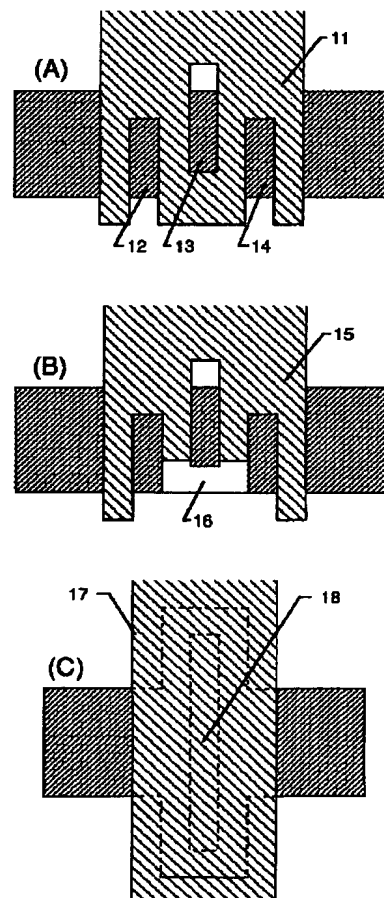
【図9】



【図10】



【図11】



フロントページの続き

(72)発明者 福永 健司
神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内